

Jihočeská univerzita v Českých Budějovicích

Pedagogická fakulta

Katedra fyziky

Bakalářská práce

Aplikace univerzálního USB modulu LabJack

Vypracoval:

Vojtěch Příbyl

Vedoucí bakalářské práce:

doc. PaedDr. Petr Adámek, Ph.D.

Prohlašuji, že jsem bakalářskou práci na téma Aplikace univerzálního USB modulu LabJack vypracoval samostatně a použil jsem jen pramenů, které cituji a uvádím v seznamu použité literatury.

Tímto souhlasím v souladu s § 47b zákona č. 111/1998 Sb. v platném znění se zveřejněním své bakalářské práce, a to v nezkrácené podobě elektronickou cestou ve veřejně přístupné části databáze STAG provozované Jihočeskou univerzitou v Českých Budějovicích na jejích internetových stránkách.

v Českých Budějovicích dne

.....
Vojtěch Příbyl

Děkuji mému vedoucímu práce doc. PaedDr. Petru Adámkovi, PhD. za vstřícnost při vzniku bakalářské práce, cenné technické rady, věcné připomínky a za metodické vedení práce. Děkuji Ing. Jaroslavu Pazourkovi za bezúplatné zapůjčení programu eSimlab. Děkuji členům mé rodiny a mým přátelům, kteří mi pomohli s korekturou textu.

Anotace

Bakalářská práce se zabývá aplikacemi universálního USB modulu LabJack™. Seznamuje s jednotlivými měřicími moduly společnosti LabJack™. Detailně popisuje vybrané moduly LabJack U12™ a LabJack U3-HV™. Práce obsahuje vytipované úlohy vhodné pro aplikaci s moduly LabJack™ a výběr a realizaci senzorů použitých ve vybraných úlohách. V práci je detailně popsán, navržen, prakticky zrealizován a měřením ověřen měřicí řetězec od senzoru fyzikální veličiny až po konečné vyhodnocení signálu prostřednictvím software eSimLab.

Abstract

This thesis describes applications of general-purpose USB module LabJack™. This thesis acquaints with individual measuring modules by LabJack™ Company. It describes the selected modules LabJack U12™ and LabJack U3-HV™ at great length. This thesis contains selected themes acceptable for the application with modules LabJack™ and selection and implementation of sensors usable in selected themes. In this thesis is the signal way through measuring chain from sensor of physical quantity to final signal evaluation through the software eSimLab in detail described, propounded, in practice implemented and checked by measurements.

Obsah

1	Úvod a cíle práce	7
2	Základní seznámení s měřícím řetězcem	8
3	Seznámení s měřicími USB moduly LabJack™	10
3.1	USB měřící karta LabJack U12™	10
3.2	USB měřící karta LabJack U3-LV™	10
3.3	USB měřící karta LabJack U3-HV™	11
3.4	USB měřící karta LabJack U6™	11
3.5	USB měřící karta LabJack U6-Pro™	11
3.6	USB/Ethernet měřící karta LabJack UE9™	11
3.7	USB/Ethernet měřící karta LabJack UE9-Pro™	11
4	Detailní seznámení s vytipovanými moduly LabJack U12™ a U3-HV™	12
4.1	USB měřící modul LabJack U12™	12
4.1.1	Popis USB měřícího modulu LabJack U12™	12
4.1.2	Vlastnosti modulu Labjack U12™	14
4.1.3	Interní zapojení modulu LabJack U12™	14
4.1.4	Instalace a nastavení modulu LabJack U12™	16
4.2	USB měřící modul LabJack U3-HV™	17
4.2.1	Popis USB měřícího modulu LabJack U3-HV™	17
4.2.2	Vlastnosti modulu LabJack U3-HV™	20
4.2.3	Interní zapojení modulu LabJack U3-HV™	23
4.2.4	Instalace modulu LabJack U3-HV™	24
4.2.5	Porovnání modulů LabJack U12™ a LabJack U3-HV™	25
5	Software eSimLab pro vyhodnocení měření	26
5.1	Seznámení s programem eSimLab	26
5.2	Model	26
5.3	Grafický výstup	27
5.4	Textový editor	27
5.5	Příklad programu pro měření teploty	27
6	Vytipování úloh vhodných pro aplikaci	29
6.1	Měření teploty	29
6.2	Měření tepové frekvence	30
7	Výběr a realizace čidel, převodníků fyzikální veličiny na elektrickou	31

7.1	Senzor teploty	31
7.1.1	Princip činnosti navrženého zapojení senzoru teploty.....	32
7.1.2	Deska plošných spojů, rozpis součástek.....	34
7.1.3	Ocejchování senzoru teploty.....	35
7.2	Senzor tepové frekvence.....	39
7.2.1	Princip činnosti zapojení senzoru tepové frekvence.....	39
7.2.2	Deska plošných spojů, rozpis součástek.....	41
8	Zpracování signálu ze sensorů.....	44
8.1	Přístrojový zesilovač.....	44
8.2	Přístrojový zesilovač PGA 204 TM	45
8.3	Dolnoproustný filtr s obvodem MAX7400 TM	48
8.3.1	Princip zapojení stupně s obvody PGA204 TM a MAX7400 TM	50
8.3.2	Deska plošných spojů, rozpis součástek.....	52
9	Napájecí zdroj $\pm 12V$ pro měřicí systém.....	54
9.1	Napájecí zdroj s DC to DC konvertorem SIM1-0512D TM	54
9.1.1	Řešení napájecího zdroje s DC to DC konvertorem SIM1-0512D TM	54
9.1.2	Parametry DC to DC konvertorů.....	54
9.1.3	Doporučení pro práci s DC/DC konvertory.....	56
9.1.4	Princip zapojení napájecího zdroje s DC/DC konvertorem SIM1-0512D TM	56
9.1.5	Deska plošných spojů, rozpis součástek.....	57
9.2	Zdroj souměrného napětí $\pm 12V$ se stabilizátory napětí 7812.....	58
9.2.1	Řešení napájecího zdroje se stabilizátory 7812.....	58
9.2.2	Princip zapojení napájecího zdroje se stabilizátory TS7812.....	58
9.2.3	Deska plošných spojů, rozpis součástek.....	59
10	Závěr.....	61
11	Použitá literatura.....	62
12	Přílohy.....	65

1 Úvod a cíle práce

Univerzální moduly LabJack™ vyráběné americkou společností LabJack™ Corporation jsou kompaktní měřicí zařízení, která jsou určena pro přímé připojení k PC prostřednictvím portu USB nebo sítě Ethernet. Moduly LabJack™ umožňují snadné měření vstupních analogových i digitálních signálů a generování analogových nebo digitálních signálů na výstupech modulu. Výhodou použití univerzálních měřicích modulů LabJack™ je praktické připojení měřicích modulů k PC přes USB port nebo síť Ethernet. Výrobci stolních PC, notebooků či netbooků již do svých nových produktů běžně nemontují sériové nebo paralelní porty, přes které se měřicí obvody v nedávné minulosti připojovaly a doposud se i na starších typech PC s výhodou připojují. Výrobci PC se v současnosti orientují především na připojení periferních zařízení přes USB porty nebo přes síť Ethernet. Obvody pro měření a regulaci se tomuto trendu přizpůsobují.

Cíle bakalářské práce jsou:

- seznámení s univerzálními moduly LabJack™, porovnání vybraných modulů
- výběr úloh pro aplikaci univerzálního modulu LabJack™
- vytipování a realizace čidel pro vybrané úlohy
- ověření funkčnosti měřicího řetězce

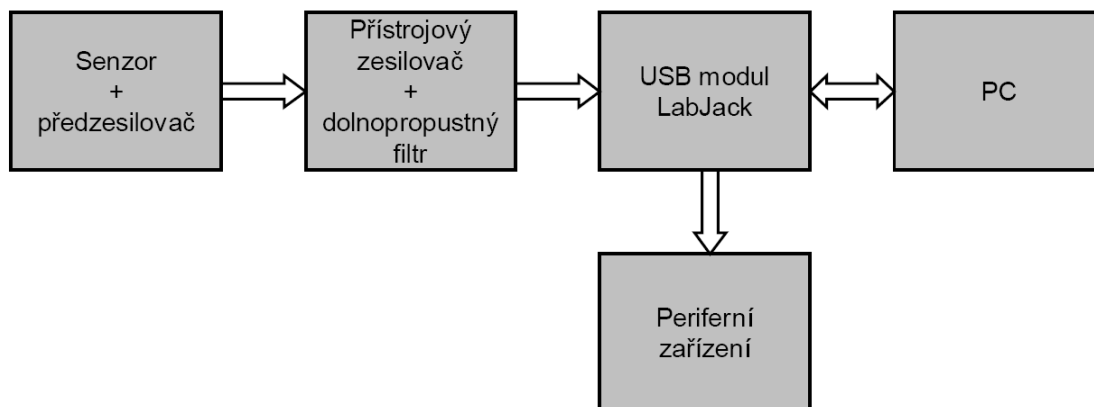
2 Základní seznámení s měřícím řetězcem

Měření fyzikální veličiny je číselné vyjádření její hodnoty, což je číselná hodnota vyjádřená v příslušných jednotkách. V měřícím převodníku se měřená fyzikální veličina transformuje na jiný druh, tzv. měronosnou veličinu. Citace z [1]. V této bakalářské práci bude měronosnou veličinou elektrické napětí.

Měřící řetězec je účelné pospojování měřících členů pro získání informace o velikosti fyzikální veličiny u měřeného objektu [2]. Prvním a zároveň nejdůležitějším členem měřícího řetězce je senzor. Čidlo senzoru je v přímém kontaktu s měřeným objektem. Čidlo přijímá od měřeného objektu energii, tzn. při každém měření dochází k odčerpání části energie z měřeného objektu a měřený objekt je měřením rušen. Prakticky nelze dosáhnout měření bez chyby.

Výstupní veličinou senzoru je v bakalářské práci elektrické napětí, které je následně zpracováno v elektrickém měřícím obvodu na potřebný tvar a úroveň signálu [3]. Pod pojmem elektrický měřící obvod si lze představit zesilovače signálu, filtry, tvarovače signálu, atp. Výstupní signál z elektrického měřícího obvodu je dále zpracováván vyhodnocovacími členy, které převádí elektrický signál na formu, která je přístupná lidským vjemům [4]. V bakalářské práci je výstupní signál z elektrického měřícího obvodu vyhodnocován na monitoru PC.

Blokové schéma měřícího řetězce:



Obr. 1 Blokové schéma, převzato a upraveno [1]

Popis navrženého měřicího řetězce [1]:

- senzor detekující měřené fyzikální veličiny
- zesilovač signálu a dolnoproustný filtr (přístrojový zesilovač zesílí signál ze senzoru na potřebnou úroveň pro vyhodnocení v PC, dolnoproustný filtr odfiltrává nežádoucí rušivá napětí namodulovaná na užitečný signál)
- universální modul LabJack™ (transport signálu do PC)
- PC pro vyhodnocení signálu, zakreslení signálu do grafu nebo jeho zanesení do tabulky za pomoci programu eSimLab

3 Seznámení s měřicími USB moduly LabJack™

Americká společnost LabJack™ Corporation [5] se zabývá výrobou zařízení pro ovládání a automatizaci. Výrobky společnosti Labjack™ mají široký záběr využití, vyznačují se jednoduchou obsluhou zařízení, jsou bezúdržbová a pozitivní stránkou je jejich spolehlivý chod. Zařízení LabJack™ je možno, jak uvádí výrobce, využít v průmyslu, pro domácí automatizaci nebo pro regulaci výrobních procesů. Pomocí modulů LabJack™ je možno měřit elektrické napětí, proud, výkon, teplotu, vlhkost, rychlost větru, sílu, tlak, mechanické napětí, zrychlení, intenzitu osvětlení, koncentraci plynů, polohu a jiné veličiny v závislosti na použitém čidle. Rád bych touto prací přispěl k využití modulů LabJack™ i při školní výuce, která má úzkou vazbu pro další využití těchto nebo podobných modulů v průmyslu, lékařství a jiných odvětvích lidské činnosti.

Typy měřících modulů LabJack™

- USB měřicí karta LabJack U12™ [6]
- USB měřicí karta LabJack U3-LV™ [7]
- USB měřicí karta LabJack U3 HV™ [7]
- USB měřicí karta LabJack U6™ [8]
- USB měřicí karta LabJack U6-Pro™ [8]
- USB/Ethernet měřicí karta LabJack UE9™ [9]
- USB/Ethernet měřicí karta LabJack UE9-Pro™ [9]

3.1 USB měřicí karta LabJack U12™

USB měřicí karta LabJack U12™ [6] je zařízení pro sběr dat a ovládání periferií. Je vybavena osmi 12ti bitovými analogovými vstupy, 2 analogovými výstupy, 20ti digitálními vstupy/výstupy a 32 bitovým čítačem.

3.2 USB měřicí karta LabJack U3-LV™

USB měřicí karta LabJack U3-LV™ [7] je multifunkční USB zařízení pro sběr dat a ovládání periferií nabízející 16 flexibilních I/O (input, output, analog input) linek.

3.3 USB měřicí karta LabJack U3-HV™

USB měřicí karta LabJack U3-HV™ [7] je multifunkční USB zařízení pro sběr dat nabízející 16 flexibilních I/O (input, output, analog input) linek.

3.4 USB měřicí karta LabJack U6™

USB měřicí karta LabJack U6™ [8] je zařízení pro sběr dat a ovládání, 14 analogových vstupů (16 až 18 bitů), 2 analogové výstupy (12ti bitové rozlišení), a 20 digitálních vstupů/výstupů, 2 čítače a 4 časovače.

3.5 USB měřicí karta LabJack U6-Pro™

USB měřicí karta LabJack U6-Pro™ [8] je zařízení pro sběr dat a ovládání, které disponuje 14 analogovými vstupy (16 až 18 bitů rozlišení), low-speed hi-resolution (24 bit) sigma-delta AD převodníkem, 2 analogovými výstupy s 12ti bitovým rozlišením, 20 digitálními vstupy/výstupy, 2 čítači a 4 časovači.

3.6 USB/Ethernet měřicí karta LabJack UE9™

USB/Ethernet měřicí karta LabJack UE9™ [9] je zařízení pro sběr dat a ovládání nabízející 14 analogových vstupů (rozlišení 12 až 16 bitů), 2 analogové výstupy (12ti bitové) a 23 digitálních vstupů/výstupů.

3.7 USB/Ethernet měřicí karta LabJack UE9-Pro™

USB/Ethernet měřicí karta LabJack UE9-Pro™ [9] je zařízení pro sběr dat a ovládání, které nabízí 14 analogových vstupů (12 až 16 bitů), 2 analogové výstupy (12ti bitové), a 23 digitálních vstupů/výstupů.

Pro potřeby této práce byl vybrán USB modul **LabJack U12™** a pro porovnání novější typ **LabJack U3-HV™**, které jsou detailněji rozebrány v následujícím odstavci 4.

4 Detailní seznámení s vytipovanými moduly LabJack U12TM a U3-HVTM

4.1 USB měřicí modul LabJack U12TM

4.1.1 Popis USB měřicího modulu LabJack U12TM

Univerzální měřicí USB modul LabJack U12TM [6] je určen pro sběr dat a ovládání externích zařízení. Tento modul nabízí 8 analogových vstupů, 2 analogové výstupy, 20 digitálních vstupů/výstupů a 32bitový čítač. Zařízení výrobce umístil do plastové krabičky o rozměrech 102x150x25 [mm]. Jedná se o spolehlivé a mechanicky odolné zařízení s jednoduchou obsluhou.

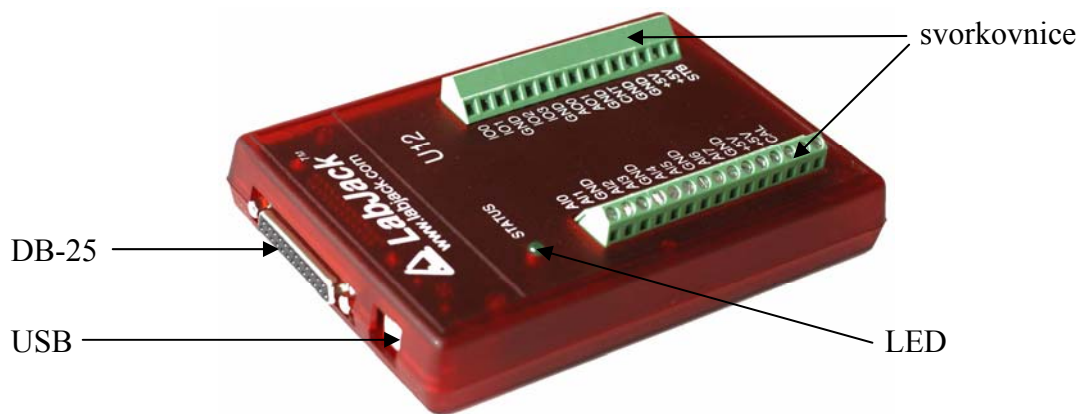
Měřicí USB modul LabJack U12TM je na čelní straně osazen vstupy/výstupy, které jsou vyvedeny na dvě řady snadno přístupných svorkovnic s roztečí 5 mm. Na levém konektoru je vyvedeno 8 analogových vstupů (AI0-AI7), dvě svorky +5 V (pro možnost napájení periferních zařízení), 4 svorky GND (zem pro signál nebo pro napájení +5 V) a svorka určená pro kalibraci modulu U12 (CAL).



Obr. 2 Čelní strana modulu Laback U12TM, foto autor [6]

Na pravé svorkovnici jsou vyvedeny 4 digitální vstupy/výstupy (IO0-IO3), 2 analogové výstupy (AO0, AO1), 4 svorky pro připojení na zem (GND), 2 svorky pro napájení dalších zařízení +5 V (+5 V), 1 svorka sloužící jako vstup do 32 bitového čítače (CNT) a 1 svorka STB sloužící společně s CAL pro kalibraci modulu U12. Na čelním panelu měřicího modulu U12 je osazena ještě zelená informační LED pro signalizaci základních stavů modulu U12 a napájení. Indikační LED 4x blikne při připojení modulu U12 k napájení a po enumeraci (rozpoznání operačního systém PC modulem U12) zůstane trvale svítit. LED bliká při přenosu informací do a z modulu U12. Spotřeba této svítivé diody se pohybuje kolem 5 mA. Indikační LED je programově ovladatelná. V aplikaci je možno, z důvodu úspornějšího napájení modulu, tuto indikační LED diodu vypnout.

V horní části měřicího modulu jsou osazeny dva konektory. Konektor USB typu B, který slouží pro obousměrnou komunikaci s PC a pro napájení celého modulu U12. Modul nepotřebuje žádné připojení vnějšího napájecího zdroje. Na boku modulu nalezneme druhý konektor DB-25. Konektor DB-25 slouží pro připojení 16ti digitálních vstupů/výstupů (D0-D15).



Obr. 3 Horní část modulu LabJack U12TM, foto autor [2]

Výhodou použití univerzálního měřicího USB modulu LabJack U12 pro účely této práce je praktické připojení měřících obvodů k PC přes USB port. Výrobci PC, notebooků či netbooků již do svých nových produktů běžně nepřipojují sériové nebo paralelní porty, přes které se měřící obvody v nedávné minulosti připojovaly, ale orientují se především na připojení periferních zařízení přes USB porty. Obvody pro měření a regulaci se proto musí tomuto trendu podřídít. Výhodou použití modulu LabJack U12TM je možnost využití svorek +5 V a GND pro napájení následných

periférií. Proudová zatížitelnost je podle charakteru PC až do 500 mA. Této výhody bude využito pro napájení senzoru fyzikální veličiny a zesilovače měřeného signálu.

Měřicí modul se prodává též jako samostatná OEM deska pro implementaci do jiných zařízení pod názvem U12-PHTM [10].

4.1.2 Vlastnosti modulu Labjack U12TM

- analogové vstupy: 8x proti zemi, 4x diferenční (rozlišení 12 bit)
- $\pm 10V$ rozsah analogových vstupů
- programovatelný zisk 1, 2, 4, 5, 8, 10, 16, nebo 20
- až 8 ksamplů s^{-1} (mód Burst), 1,2 ksamplů s^{-1} (mód Stream)
- 2 analogové výstupy
- 20 digitálních I/O
- 32bitový čítač
- integrovaný watchdog
- USB 1.0 Low Speed (1.1Mbit)
- možnost připojení více modulů LabJack U12 na jeden USB port
- plné softwarové ovládání (bez jumperů nebo přepínačů)
- napájení modulu prostřednictvím USB portu
- na přiloženém CD přiložena licencovaná kopie DAQ Factory Express Software
- přiložené CD obsahuje ovladače a vzorové programy
- podpora OS Windows 98SE a novější (včetně Windows Vista)
- rozměry modulu přibližně 102 x 150 x 25 mm
- rozsah pracovní teploty -40 až 85°C

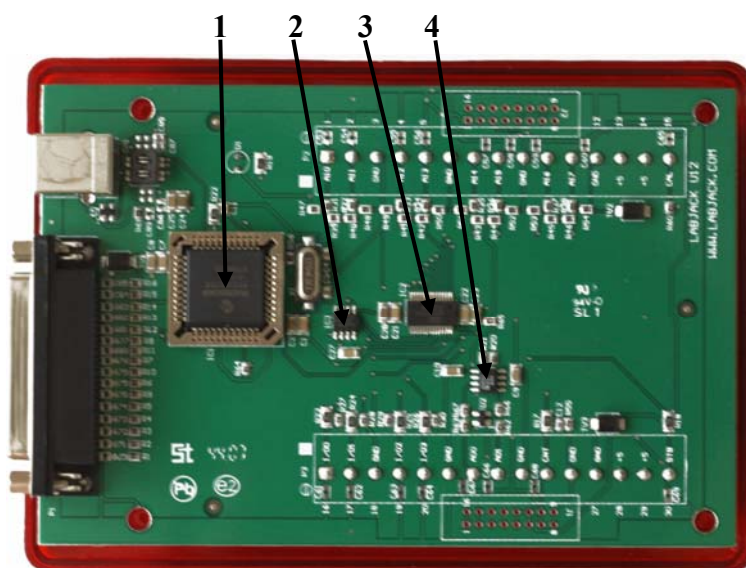
Přeloženo a upraveno z uživatelské příručky modulu LabJack U12TM [11]

4.1.3 Interní zapojení modulu LabJack U12TM

Na obr. 4 (v textu níže) je zobrazena deska plošných spojů modulu LabJack U12TM. Na fotografii jsou vyznačeny nejdůležitější obvody modulu U12TM.

Mikrokontrolér PIC16C765

Součástka je uvedena na obr. 4 pod číslem 1. Obvod PIC16C765 [12] je vysoce výkonný, 8bitový CMOS mikrokontrolér. Mikrokontrolér je snadno programovatelný, používá pouze 35 jednoduchých instrukčních slov. Je certifikován pro rozhraní USB 1.1 pro Low Speed komunikaci. Obsahuje 33 vstupů/výstupů s programovým nastavením toku dat, 3 čítače/časovače, osmibitový A/D převodník a synchronní a asynchronní sériové rozhraní USART (Addressable universal Synchronous Asynchronous Receiver Transmitter), známý také jako sériový komunikační interface (Serial Communication Interface - SCI).



Obr. 4 Deska modulu LabJack U12TM, foto autor [6]

- Legenda:
- 1 - Mikrokontrolér PIC16C765
 - 2 - FRAM paměť FM25640
 - 3 - ADS7870EA (A/D převodník, PGA operační zesilovač)
 - 4 - Operační zesilovač Rail to Rail AD8542

FRAM paměť FM25640

Součástka je uvedena na obr. 4 pod číslem 2. FM25640 [13] je 64 kilobitová nonvolatilní paměť využívající pokročilé feroelektrické procesy. Tyto paměti jsou značeny jako FRAM z anglického spojení Ferroelectric Random Access Memory. FRAM paměti představují paměti s vysokou provozní rychlostí, jako paměti RAM a se

schopností uchovat data i po odpojení napájení, tak jako paměti EEPROM nebo Flash (u FM25640 uchování dat po dobu až 45 let).

ADS7870EA

Součástka je uvedena na obr. 4 pod číslem 3. ADS7870EA [14] je nízkopříkonový obvod pro získávání dat ze systému na jednom čipu. Je vybaven 4 diferenčními kanály, které mohou pracovat i jako 8 samostatných kanálů, kvalitním zesilovačem s programově řízeným vstupem, 12ti bitovým A/D převodníkem s postupnou aproximací a precizní napěťovou referencí. Programově řízený zesilovač poskytuje vysokou vstupní impedanci, vynikající přesnost zesílení, dobré CMRR a nízký šum. Napěťový offset zesilovače PGA je automaticky nulován.

AD8542 operační zesilovač

Součástka je uvedena na obr. 4 pod číslem 4. AD8542 [15] je kvalitní operační zesilovač rail-to-rail od společnosti Analog Devices. Operační zesilovač vyžaduje jednoduché nízkoúrovňové napájení 2,7 až 5,5 V. Šíře přenášeného pásma 1 MHz, při malé spotřebě proudu, okolo 45 μ A na zesilovač.

4.1.4 Instalace a nastavení modulu LabJack U12™

Prvním krokem je připojení modulu LabJack U12™ k USB portu. USB rozhraní zajišťuje napájení a komunikaci s PC [11]. Indikační dioda LED 4x blikne, poté dochází k enumeraci zařízení. Při prvním připojení může toto trvat minuty nebo dvě. Je nutné sledovat pokyny instalačního průvodce, který vyzve uživatele k vložení instalačního CD do mechaniky PC. Po instalaci ovladačů a připojení modulu LabJack k PC pomocí USB kabelu je instalace dokončena. Poté indikační dioda LED 2x blikne a modul LabJack U12™ je připraven k použití. Funkčnost modulu LabJack U12™ je vhodné ověřit za pomoci aplikace LJtest, která je nainstalována v adresáři LabJack. Funkčnost zařízení je signalizována zeleným polem a nápisem *Passed*. Test je vyhodnocen na několika řádcích. První čtyři řádky testu obsahují informaci o správnosti komunikačního propojení a identifikátory konkrétního připojeného terminálu. Na následujících čtyřech řádcích jsou vypsány verze operačních systémů v PC a v připojeném terminálu. Pokud neproběhne test funkčnosti uspokojivě, nezbyvá než hledat chybná nastavení programového vybavení a následně provést korekce

nastavení nebo provést reinstalaci. Posledních pět řádků testu popisuje kvalitu nastavení konstant pro vlastní měření. Nejsou-li výsledky nastavení konstant vyhovující, je třeba přistoupit ke kalibraci.

Postup kalibrace modulu LabJack U12™

- Propojit následující piny svorkovnice
 - analogové vstupy AI0, AI2, AI4, AI6 na +5V
 - analogové vstupy AI1, AI3, AI5, AI7 na +5V
 - dig. vstup/výstup IO0 na dig. vstup/výstup IO1
 - dig. vstup/výstup IO2 na analogový vstup AO0
 - dig. vstup/výstup IO3 na analogový vstup AO1
 - vstup čítače CNT na STB
- Nastavit výběrové tlačítko *Test Fixture Installed* a následně *PromptDuringCal* a spustit Run.
- Během testu nás program vyzve ke změně propojení postupně takto:
 - všechny analogové vstupy AI připojit na zem GND
 - CAL na kanály AI0,AI2,AI4,AI6 a kanály AI1,AI3,AI5,AI7 na GND
 - CAL na kanály AI1, AI3, AI5, AI7 a kanály AI0,AI2,AI4,AI6 na GND

Po ukončení testu je třeba odpojit kabel USB. Přerušáním napájení a opětovným připojením modulu se provede nové načtení. Opakováním testu je ověřena správnost nastavení. Přeloženo a upraveno z uživatelské příručky modulu LabJack U12™ [11]

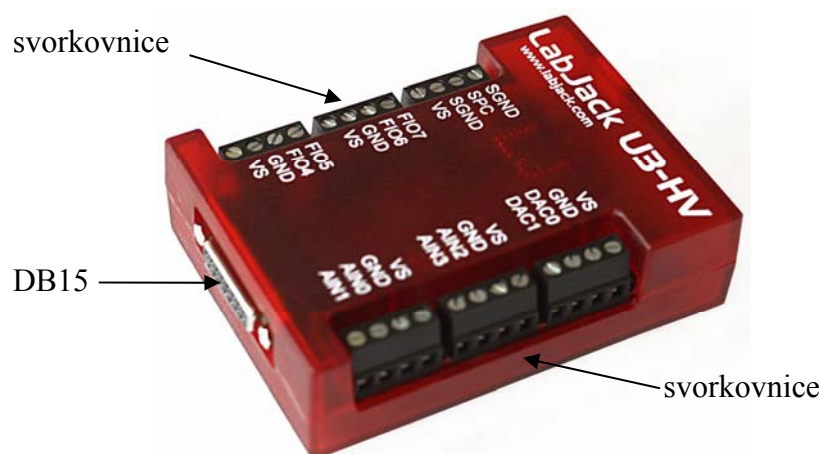
Distribucí modulů LabJack™ se v České republice zabývá společnost HW server s.r.o. Na stránkách společnosti [16] jsou uvedeny popisy modulů LabJack™ a zkušenosti s praktickým provozem těchto modulů. Pro potřeby své práce jsem používal uživatelskou příručku výrobce [11].

4.2 USB měřicí modul LabJack U3-HV™

4.2.1 Popis USB měřicího modulu LabJack U3-HV™

Univerzální měřicí USB modul LabJack U3-HV™ [7] je určen pro sběr dat a ovládání externích zařízení. Modul je vybaven 4mi analogovými kanály s 12ti bitovým

rozlišením a s vyšším vstupním napětím (samostatný vstup ± 10 V nebo $-10/+20$ V pro diferenční vstupy), 12ti flexibilními vstupy/výstupy (FIO a EIO porty) s možností nastavení jako analogový vstup s 12ti bitovým rozlišením nebo jako digitální vstup/výstup. Čtyři z flexibilních vstupů/výstupů je možné nastavit pro získání 2 časovačů nebo 2 čítačů. K dispozici jsou také až 2 analogové výstupy s rozlišením 8 bitů a 4 dodatečně vyhrazené digitální vstupy/výstupy (bitové rozlišení - pro převod analogových hodnot signálu na digitální a zpět není možné digitálně vyjádřit nekonečné stavů. Analogové hodnoty je možné vyjádřit jakýmkoliv reálným číslem. Digitální hodnota je vyjádřována dvojkovým číslem. Při čtení analogového signálu 0 až 5 V s rozlišením 8 bitů je možno vyčíst maximálně 256 napěťových hodnot $2^8 = 256$. Napětí bude tedy možno měřit po krocích přibližně 0,0195 V). Maximální rozsah napětí pro jednosměrné kanály je 0-2,44 V, pro diferenční kanály +/- 2,44 V.



Obr. 5 LabJack U3-HVTM, foto autor [7]

Modul LabJack U3-HVTM je umístěn v plastové krabičce o rozměrech 75 mm x 115 mm x 30 mm. Měřicí USB modul LabJack U3-HVTM je na čelní straně osazen dvěma shora přístupnými svorkovnicemi s roztečí šroubů 5 mm.

Na levé svorkovnici jsou následující svorky: 1x manuální reset modulu do továrního nastavení (SPC), 3x zem totožná se zemí na USB (GND), 2x zem s tepelnou pojistkou pro propojení zemí s externě napájenými zařízeními (SGDN), 3x výstup napájecího napětí 5 V z USB (VS), 4x FIO vstup/výstup (FIO4 - FIO7).

Svorky FIO4 - FIO7 mohou být konfigurovány jako analogový vstup, digitální vstup nebo digitální výstup (output-high = logická "1", output-low = logická "0"). Pokud je linka konfigurována jako analogový vstup nese označení AIN. Je-li linka nakonfigurována jako digitální vstup/výstup je označena jako FIO. U modulu LabJack U3-HVTM jsou první čtyři flexibilní kanály vyhrazeny pro analogové vstupy AIN0 až AIN3. Není možné je použít jako digitální vstup/výstup.

Následující převodní tabulka (tab. 1) přibližuje označení flexibilních programově zaměnitelných vstupů/výstupů.

Analogový vstup	Digitální vstup	Analogový vstup	Digitální vstup
AIN0	FIO0	AIN8	EIO0
AIN1	FIO1	AIN9	EIO1
AIN2	FIO2	AIN10	EIO2
AIN3	FIO3	AIN11	EIO3
AIN4	FIO4	AIN12	EIO4
AIN5	FIO5	AIN13	EIO5
AIN6	FIO5	AIN14	EIO6
AIN7	FIO7	AIN15	EIO7

Tab. 1 LabJack U3HVTM - značení vstupů analog/digitál převzato z [16]

Na pravé svorkovnici jsou následující svorky: 3x výstup napájecí napětí 5 V z USB (VS), 3x zem totožná se zemí na USB (GND), 2x analogový výstup (DAC0, DAC1), které mohou být využity jako 4x analogový vstup pro vyšší vstupní napětí (AIN0-AIN3).

Na levém boku modulu LabJack U3-HVTM je umístěna zelená indikační dioda LED. Při připojení modulu LabJack U3-HVTM prostřednictvím USB kabelu k PC (připojení k napájení 5 V) dioda LED do rozpoznání operačního systému bliká a poté zůstává trvale svítit. Dioda LED bliká také při probíhající upgrade.

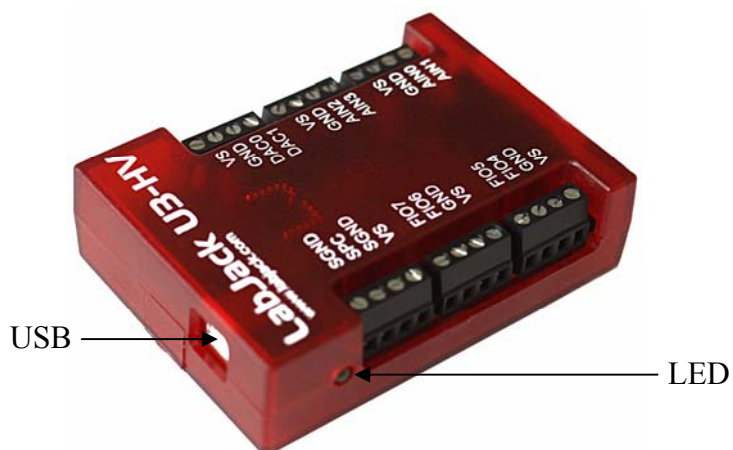
Na spodní části modulu je instalován konektor DB-15. Konektor DB-15 slouží pro připojení 8x flexibilních linek pro připojení analogového vstupu nebo digitální

vstup/výstup (EIO) a 4x vyhrazených digitálních vstupů/výstupů (CIO). CIO linky jsou přiřazeny digitálním vstupům/výstupům. Zapojení konektoru DB15 viz Tab. 2.

Zapojení konektoru DB15			
PIN	Linka	PIN	Linka
1	VS	9	CIO0
2	CIO1	10	CIO2
3	CIO3	11	GND
4	EIO0	12	EIO1
5	EIO2	13	EIO3
6	EIO4	14	EIO5
7	EIO6	15	EIO7
8	GND	⊗	⊗

Tab. 2 Zapojení konektoru DB15, převzato a upraveno [17]

Horní část měřicího modulu je osazena konektorem USB typu B, který slouží pro obousměrnou komunikaci s PC a pro napájení celého modulu LabJack U3-HVTM. Modul nevyžaduje připojení vnějšího napájecího zdroje, je napájen pouze z portu USB. Přeloženo a upraveno z uživatelské příručky modulu LabJack U3TM [17]



Obr. 6 Pohled na USB konektor, foto autor [7]

4.2.2 Vlastnosti modulu LabJack U3-HVTM

- 16 nastavitelných vstupů/výstupů (digitální vstup, digitální výstup nebo analogový vstup)

- První 4 nastavitelné vstupy/výstupy jsou vyhrazeny pro analogové vstupy s vyšším napětovým rozsahem ± 10 V nebo $-10/+20$ V
- dalších 12 nastavitelných vstupů/výstupů s rozsahem 0-2,44 V, pro diferenční kanály $\pm 2,44$ V
- 2 časovače, které mohou být nakonfigurovány na jakémkoliv vstupu FIO4 - EIO1
- 2 čítače (každý 32 bitový). Čítače mohou být nakonfigurovány na jakémkoliv vstupu FIO4 - EIO1. Čítač zvyšuje, po příchodu logické úrovně H na vstup čítače, hodnotu interního registru o jedničku. Registr je poté přečten programem pro zjištění počtu proběhlých pulsů v určeném čase. Čítače bývají používány pro měření frekvence, otáček apod. Čítače jsou schopné číst frekvence do 8 MHz.
- 4 přidavné digitální vstupy/výstupy
- Až 16 12bitových vstupů (0-2.4 V nebo 0-3.6 V, režim proti zemi nebo diferenční)
- 2 analogové výstupy (10ti bitové rozlišení, 0-5 V)
- Podporuje SPI, I²C a asynchronní sériové protokoly od verze 1.21 výše (pouze v režimu master)
 - SPI Serial Peripheral Interface - sběrnice SPI používá společný hodinový signál, který určuje zařízení typu master. Data se přenášejí synchronně, komunikace po sběrnici je duplexní => data jsou ve stejný okamžik vysílána i přijímána [18]
 - I²C Inter-Integrated Circuit - sběrnice I²C používá společný hodinový signál, který určuje zařízení typu master. Data se přenáší synchronně, komunikace po sběrnici je poloduplexní => v jeden okamžik může existovat pouze jedno vysílající zařízení a libovolný počet zařízení, která data přijímají [19]
 - asynchronní sériové protokoly - asynchronní sériové protokoly jsou pevně vázány na přesně stanovenou rychlost přenosu dat (např. 2400bitů/s = 2400 baud). Přenos dat může začít v libovolném okamžiku (asynchronně) a je vázán na první startovací bit. Tento bit slouží k synchronizaci přijímače [19]
- Rozhraní USB 2.0/1.1 (12 Mbit)
- Podporuje softwarově nebo hardwarově časované snímání
- Maximální rychlost vzorkování 2,5-50kHz (v závislosti na rozlišení)
- Prodleva při vzorkování nižší než 1ms

- Napájeno přes USB rozhraní
- Ovladače dostupné pro Windows, Linux, Mac a Pocket PC
- Příklady pro C/C++, VB, LabVIEW, Java, a další
- Obsahuje licencovanou kopii DAQFactory Express Software (Win2000+)
- Velikost přibližně 75mm x 115mm x 30mm
- Teplotní rozsah -40 až 85°C

Analogové vstupy

LabJack U3-HVTM má až 16 dostupných analogových vstupů [17]. První čtyři I/O linky AIN0 až AIN3 modulu U3-HV jsou vyhrazené analogové vstupy s možností připojení signálu o vyšší napěťové úrovni. Nemohou být nastaveny jako digitální vstup a ani nemohou být použity jako časovač nebo jako čítač. Vstupní napětí pro první 4 vyhrazené analogové kanály AIN0 až AIN3 je pro samostatný analogový vstup proti zemi ± 10 V nebo $-10/+20$ V pro speciální zapojení. Vstupní rozlišení je 12 bitů. Pro analogové vstupy, AIN4 až AIN7 (FIO4 až FIO7) a AIN8 až AIN15 (EIO0 až EIO7), které je možno softwarově aktivovat, je maximální vstupní napětí pro samostatný kanál proti zemi 2,44 V, pro diferenční zapojení $\pm 2,44$ V, pro speciální zapojení 3,6 V. Vstupní signál může být tedy přiveden buď na analogový vstup proti zemi nebo může být přiveden diferenčně mezi dva analogové vstupy. Doba softwarově časovaného čtení je typicky 0,6 až 4,0 ms, v závislosti na počtu kanálů a konfiguraci komunikace. Maximální frekvence hardwarově časovaného vzorkování je od 2,5 ksamplů/s při 12ti bitovém rozlišení a až 50 ksamplů/s při 10 bitovém rozlišení. 12 flexibilních linek (FIO4 až EIO7) modulu U3-HV může být nastaveno (kromě nastavení jako digitální vstup, digitální výstup nebo jako analogový vstup) jako časovač nebo jako čítač. Maximální počet čítačů/časovačů pro modul LabJack U3HVTM je 2x čítač/2x časovač.

Analogové výstupy

LabJack U3-HVTM je vybaven dvěma analogovými výstupy (DAC0 a DAC1) [17]. Tyto analogové výstupy mohou být nastaveny na napětí 0 až 5 V s 10ti bitovým rozlišením. Nastavení analogových výstupů je prováděno systémem příkaz/odezva (doba odezvy je v rozmezí 0,6 až 4,0 ms a je závislá na konfiguraci komunikace). Analogové výstupy jsou osazeny filtry, které ořezávají o 3dB okolo 16Hz, což omezuje frekvenci výstupního signálu pod tuto hranici.

Digitální vstupy/výstupy

LabJack U3-HVTM má až 16 digitálních kanálů, vstupů/výstupů [17]. Kanály EIO0 až EIO7 a vyhrazené digitální kanály CIO0-CIO3 jsou dostupné na konektoru DB15, zbývající 4 kanály FIO4 až FIO7 jsou dostupné přes svorkovnici.

Digitální linka může být nastavena do 3 možných stavů:

- vstup
- výstup vysoká úroveň H (logická "1", 3,3V kompatibilní s TTL 5V)
- výstup nízká úroveň L (logická "0")

Odezva softwarově časovaného čtení/zápisu je 0,6 až 4,0 ms (dle konfigurace komunikace). Všechny I/O linky na LabJack U3-HVTM jsou chráněny proti menšímu přepětí [17]. FIO linky vydrží stálé napětí až ± 10 voltů, linky EIO a CIO trvale ± 6 V. Při potřebě zvýšení počtu vstupních a výstupních linek je možno k PC připojit přes USB porty více modulů LabJackTM. Přeloženo a upraveno z uživatelské příručky modulu LabJack U3TM [17].

4.2.3 Interní zapojení modulu LabJack U3-HVTM

Operační zesilovač TLV274

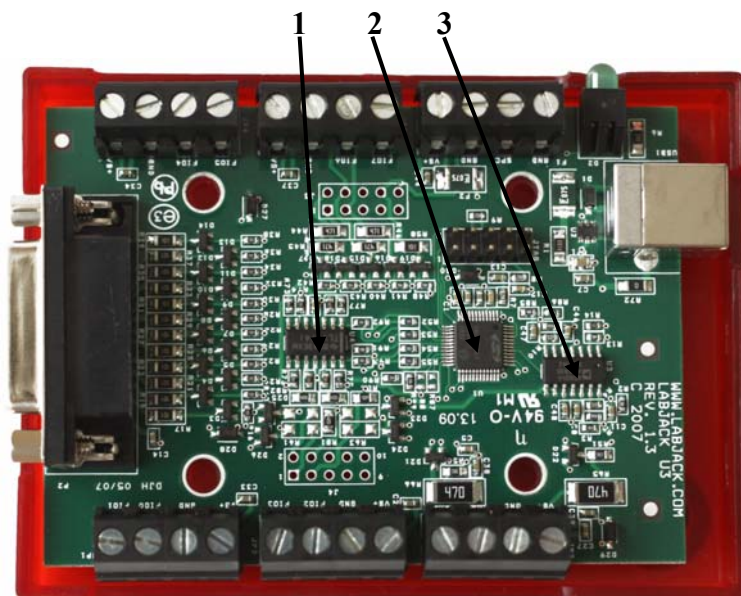
Součástka na obr. 7 označena číslem 1 (Obr. 7 na následující straně). Obvod TLV274 [20] je čtyřnásobný operační zesilovač s Rail-to-Rail výstupem. Vyžaduje napájecí napětí v rozmezí 2,7 V až 16 V. Šíře přenášeného pásma je 3MHz. CMOS vstupy dovolují připojení vysokoimpedančních sensorových rozhraní. Rychlost přeběhu je 2,4V/ μ s.

Mikrokontrolér C8051F340

Součástka na obr. 7 označena číslem 2. Obvod C8051F340 [21] je mikrokontrolér obsahující 10bitový A/D a D/A převodník, teplotní senzor, interní napěťovou referenci, dva komparátory, časovače 16 bit. Dále programově čítací pole (PCA) a komunikační sběrnice I2C, SMBus, SPI, UART. Obvod má k dispozici 4352 nebo 2304 Bytů paměti RAM a až 32 kB Flash paměti. Je certifikován na rozhraní USB 1.1 Low Speed 1,5Mbps a 2.0 Full Speed 12Mbps.

Operační zesilovač AD8544

Součástka na obr. 7 označena číslem 3. Kvalitní čtyřnásobný operační zesilovač AD8544 [22] Rail-to-Rail od společnosti Analog Devices. Operační zesilovač má garantovaný provoz v rozmezí nízkoúrovňového napájení od 2,7V až do 5V. Šíře přenášeného pásma 1MHz, při malé spotřebě proudu, okolo 45 μ A na zesilovač.



Obr. 7 Deska plošných spojů modulu LabJack U3-HVTM, foto autor [7]

Legenda: 1 - Operační zesilovač Rail to Rail TLV274
 2 - Mikrokontrolér C8051F340
 3 - Operační zesilovač Rail to Rail AD8544

4.2.4 Instalace modulu LabJack U3-HVTM

Instalace modulu LabJack U3-HV spočívá v připojení modulu k USB portu PC prostřednictvím dodaného kabelu. Následně instalační průvodce požádá o vložení CD do mechaniky PC. CD je součástí dodávky modulu. Následně je nutné sledovat pokyny instalačního průvodce. Modul LabJack U3-HVTM je dostupný také jako samostatná karta (OEM verze) [23].

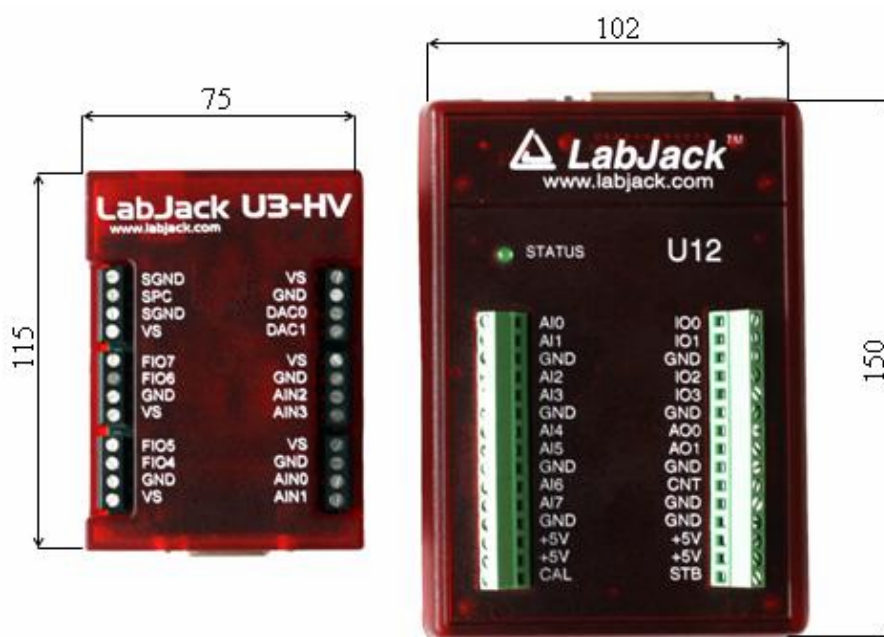
Distribucí modulů LabJackTM se v České republice zabývá společnost HW server s.r.o. Na stránkách společnosti [16] jsou uvedeny popisy modulů LabJackTM a zkušenosti s praktickým provozem těchto modulů. Pro potřeby své práce jsem používal uživatelskou příručku výrobce [17].

4.2.5 Porovnání modulů LabJack U12™ a LabJack U3-HV™

Následující tabulka porovná nejdůležitější parametry modulů LabJack U12™ a U3-HV™.

Porovnání modulů U12 a U3-HV	U12	U3-HV
Rozhraní USB	USB 1.0	USB 2.0
Počet digitálních vstupů/výstupů	20	až 16
Počet analogových vstupů	12	až 16
Počet analogových výstupů	2 (0 až 5V, rozlišení 10bit)	2 (0 až 5V, rozlišení 10bit)
Vstupní napěťové rozsahy	±10V	12x 0-2,4V / 0-3,6V 4x ±10 V / -10/+20 V
Rozlišení analogových vstupů	12bit	12bit
Maximální vzorkovací frekvence	do 1200 [sample/s]	2,5k – 10k [sample/s]
Počet čítačů (32bit)	1	2
Počet časovačů	0	2
SPI / I2C / asynchronní přenos	ne	ano
Konektor	DB25	DB15

Tab. 3 Porovnání modulů, převzato a upraveno z [11] a [17]



Obr. 8 Porovnání velikosti modulů LabJack™, foto autor [11] a [17]

5 Software eSimLab pro vyhodnocení měření

5.1 Seznámení s programem eSimLab

Pro vyhodnocení měřených veličin je v práci použita softwarová aplikace eSimLab [24]. Tato aplikace umožňuje jednoduchou obousměrnou komunikaci s modulem LabJackTM. Demoverze programu je ke stažení na internetových stránkách software eSimLab [24] v sekci download.

Název eSimLab vznikl ze slov **education simulation laboratory**. Jedná se o jednoduchý systém pro numerické výpočty a prezentaci výsledků ve formě grafů, tabulek a animací. Uživatel má možnost algoritmus numerických výpočtů jednoduše měnit a vlivňovat. Dále má uživatel možnost komunikovat s okolním prostředím pomocí měřících karet a portů počítače. Uživatel může načítat experimentální hodnoty z měření a řídit experimenty.

Pro psaní vlastního modelu si uživatel může vybrat jeden z 4 programovacích jazyků:

- C++
- Pascal
- Java Script
- Visual Basic

Software eSimLab je možné provozovat pod operačním systémem Windows.

SW eSimLab.exe je určen k práci s modely. Tuto práci lze rozdělit do 3 základních kroků:

- model - definování modelu
- grafický výstup - vytvoření grafu k modelu
- textový editor - zařazení grafu a tabulky modelu do textu

5.2 Model

Záložka Model [24] umožňuje vlastní definici modelu. Obsahuje horní a dolní nabídkovou lištu. Mezi nimi je pracovní plocha, která slouží pro naprogramování modelu. Pracovní plocha je rozdělena do tří částí. Zde je možno zadávat proměnné,

konstanty, funkce, počáteční podmínky a následně vlastní model naprogramovaný v jednom ze čtyř výše uvedených programovacích jazyků. Horní nabídková lišta obsahuje řadu klasických nabídek, které běžného uživatele PC nepřekvapí. Jsou zde obsažena tlačítka typu Nový model, Otevřít model, Uložit model atp. Důležitým prvkem na horní liště je nabídkové menu pro volbu jazyka, které umožňuje práci ve čtyřech programovacích jazycích, viz výše. Dolní nabídková lišta umožňuje kompilaci modelu, start modelu a jeho zastavení, atp. Pod touto lištou, v nejspodnější části obrazovky je vyhrazeno místo pro chybová hlášení.

5.3 Grafický výstup

Záložka Grafický výstup [24] slouží pro vytvoření grafu k definovanému modelu. Záložka umožňuje zanást výsledný průběh měřené veličiny do grafu. Záložka obsahuje horní a dolní nabídkovou lištu a pracovní plochu. Na pracovní ploše je předem připravena soustava souřadnic x a y . V pracovní ploše jsou zanášeny průběhy měřené veličiny. Horní nabídková lišta obsahuje nabídkové menu pro práci s grafem. Kromě jiných tlačítek potřebných k úpravě grafu je zde tlačítko pro export grafu do formátu jpg nebo bmp. Další pomůckou je tlačítko, které vygeneruje do tabulky vypočítané hodnoty modelu. Dolní nabídková lišta umožňuje kompilaci modelu a spuštění vykreslování hodnot kompilovaného modelu do grafu. Pod touto lištou je plocha vyhrazená pro chybová hlášení, obdobně jako v případě záložky Model.

5.4 Textový editor

Záložka Textový editor [24] je vyhrazena pro vytvoření textového dokumentu s vloženými grafy či tabulkami vygenerovanými při spuštění modelu. Záložka Textový editor umožňuje například snadné vytvoření protokolu o měření.

5.5 Příklad programu pro měření teploty

Následující program byl napsán jako příklad úlohy měření teploty. Program je napsán v programovacím jazyku Pascal. Program sleduje po dobu dvou minut vstupní veličinu teplotu. Pokud je v tomto časovém úseku registrována hodnota vyšší než 37°C , program pošle na výstupní svorku USB modulu LabJack signál 5 V. S tímto signálem je možno

dále pracovat, např. rozsvícení varovné diody LED, atp. Pokud teplota nepřesáhne teplotu 37°C, program po uplynutí doby 2 minut svou činnost ukončí.

Program vyhodnocení teploty:

```
--Proměnné, konstanty, funkce-----  
var cas, napeti, teplota:double;  
    lj3:TLabJack3;  
    error: string;  
--Počáteční podmínky-----  
error:="";  
if not lj3.open() then  
begin  
    error:=lj3.error();  
    stop();  
end;  
StartTimer();  
--Model-----  
cas:=GetTime();  
napeti:=lj3.analogInput(0);  
teplota:=(napeti-0.499756097560974)/0.216878048780488;  
display();  
Wait(1000);  
  
if (teplota>37) then  
begin  
    lj3.analogOutput(0, 5);  
    stop();  
end;  
  
if cas>120000 then stop();
```

6 Vytipování úloh vhodných pro aplikaci

6.1 Měření teploty

V úlohách, které se zabývají měřením teplot jsou pro měření používané teploměry. Teploměry lze rozdělit na [1]:

- dotykové
 - elektrické - odporové, termoelektrické apod.
 - dilatační - skleněné, tlakové, dvojkovové
 - speciální - krystalové, teploměrné barvy, tekuté krystaly apod.
- bezdotykové
 - pyrometry - jasové, radiační, fotoelektrické apod.
 - termovize
 - infrafotografie

Aplikace univerzálního modulu USB LabJackTM pro měření teploty se v bakalářské práci zabývá elektrickým vyhodnocením této veličiny.

Elektrické teploměry je možno rozdělit do následujících skupin [1]:

- elektrické odporové teploměry
 - kovové odporové materiály - platina, nikl, měď
 - polovodičové odporové materiály
 - polykrystalické
 - termistory s negativní charakteristikou
 - termistory s pozitivní charakteristikou
 - monokrystalické
 - bez přechodu PN - Ge, Si
 - s přechodem PN - diodové teploměry

Tato bakalářská práce se věnuje úloze měření teploty za pomoci naposledy citovaného teploměru s přechodem PN - diodový teploměr.

Úloha měření teploty se zabývá měřením teplot v rozsahu 0°C až 40°C. Teplota je snímána za pomoci 5 SMD křemíkových diod 1N4148 zapojených v sérii. Diody jsou

zapojeny v propustném směru. Jsou stanovena dvě ochranná pásma, která signalizují poruchový stav senzoru. Je-li napětí nižší než zvolené nejmenší napětí je indentifikován zkrat senzoru. Je-li napětí vyšší než stanovená maximální mez, je signalizováno odpojení teplotního senzoru. Pracovní pásma (zkrat, oblast měření teploty a rozpojení senzoru) budou identifikována tříbarevnou LED diodou, připojenou na výstupy USB modulu LabJack.

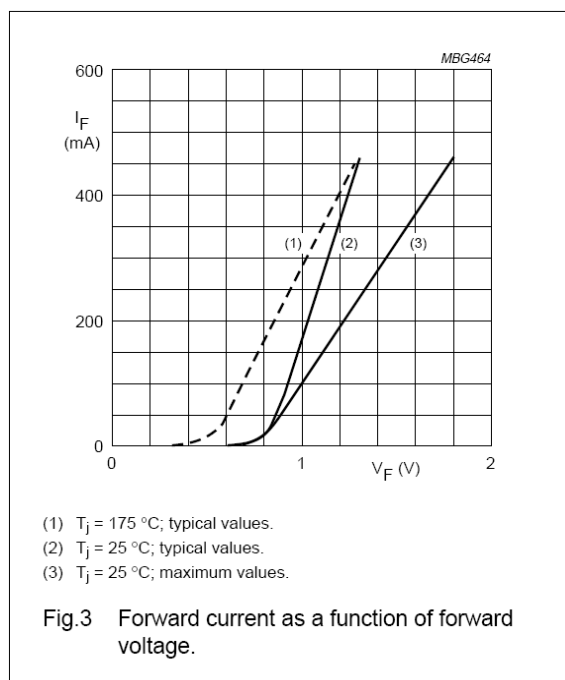
6.2 Měření tepové frekvence

Úloha se zabývá měřením tepové frekvence. Čidlo se skládá z vysílací diody LED, pracující v červeném spektru (LED 5 R3C) a přijímacího fototranzistoru (LTR-3208), který snímá světelný paprsek z vysílací LED. Mezi těmito optickými prvky je při snímání tepové frekvence umístěn ukazováček měřené osoby. Při zvýšeném průtoku krve ukazováčkem přijímací fototranzistor identifikuje nižší intenzitu světelného paprsku. Průběh signálu zaznamenává po dobu 60ti sekund software eSimLab, který jej vykreslí na obrazovce PC a vyhodnotí tepovou frekvenci měřené osoby v tepech za minutu. Pravidelnými srdečními stahy je organismus zásobován krví [25]. Ke tkáním je srdeční činností přiváděn kyslík, živiny a jsou odváděny odpadní látky, které v buňkách vznikají. Srdeční výdej je objem krve, kterou je srdce schopno přečerpát za určený časový úsek. Srdce přečerpá v klidu 5 až 6 litrů krve/minutu, při tělesné práci se toto množství zvýší na 20 i více litrů krve/minutu. Za lidský život srdce přečerpá asi 200 milionů litrů krve. Tepová frekvence je počet srdečních stahů za 1 minutu. Liší se podle fyzické kondice měřené osoby, v klidu od 45 tepů do 80. V průměru se tepová frekvence pohybuje mezi 65 až 75 tepy za minutu. Klidová tepová frekvence - hodnota měřená ráno, kdy je tělo v klidu. Podává obraz o výkonnosti srdce měřené osoby. Nižší tepová frekvence ukazuje na dobrou výkonnost srdce. Maximální tepová frekvence je hodnota tepové frekvence, po jejímž překročení mohou nastat zdravotní problémy. Maximální tepovou frekvenci není doporučeno překračovat. Maximální tepová frekvence se s věkem snižuje, každý rok o přibližně o 1 %. Pro 55 letého člověka to znamená úbytek výkonu o 30 %. Vhodným tréninkem je možno omezit úbytek výkonu na 10 %. Pro její přibližné zjištění se od tepové frekvence 220 tepů/min odečítá věk měřené osoby. Například při dosaženém věku 50 let je maximální tepová frekvence $220 - 50 = 170$ tepů/min [25].

7 Výběr a realizace čidel, převodníků fyzikální veličiny na elektrickou

7.1 Senzor teploty

Teplotní senzor pro potřeby úlohy měření teploty byl zkonstruován ze sériového řetězce 5 křemíkových SMD diod 1N4148. Při zvyšující se teplotě okolí dochází k posunu charakteristiky diody v propustném směru [1]. Ohyb charakteristiky, koleno, se při vyšších teplotách přibližuje více k nule, tzn. nižší úbytek napětí na přechodu, při teplotách nižších se úbytek napětí na přechodu zvyšuje, viz závislost na obr. 9. Proud protékající diodami je vhodné zvolit menší, tak aby nebyla měřená teplota ovlivňována vlastním zahříváním diod vlivem protékajícího proudu.



Obr. 9 Závislost charakteristiky diody v propustném směru na teplotě [26]

Změny úbytků napětí na diodovém řetězci v závislosti na změně teploty jsou vyhodnocovány v následném měřicím řetězci. Diodové teploměry využívají teplotní závislosti úbytku napětí U_D na diodě při průchodu konstantního proudu I_D [1].

Úbytek napětí na diodě, převzato z [1]:

$$U_D = n \frac{kT}{q} \ln\left(\frac{I_D}{I_S} + 1\right) \quad (1)$$

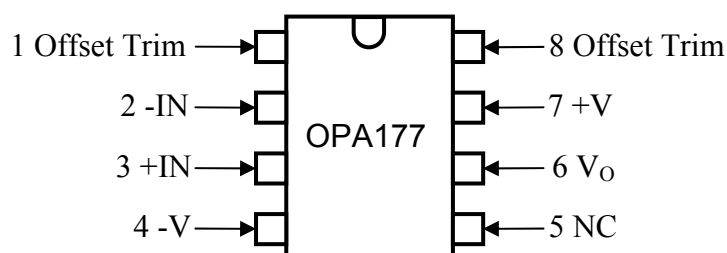
U_D	[V]	napětí na diodě v propustném směru
n	[-]	rekombinační koeficient polovodiče
k	[JK ⁻¹]	Boltzmannova konstanta
T	[K]	termodynamická teplota
q	[C]	elementární náboj
I_D	[A]	proud v propustném směru
I_S	[A]	nasycený proud v závěrném směru

Při praktické konstrukci čidla teploty byly SMD diody 1N4148 spájeny do sériového řetězce, připojeny na dvojžilý kabel a vloženy do kovového pouzdra. Následně bylo celé pouzdro s měřicími diodami zalito dentakrylem, tak aby bylo zabráněno možnému přívodu vlhkosti k čidlu. Čidlo bylo ocejkováno v míchací kádince. Popis cejkování čidla teploty viz. níže kapitola 7.1.3.

7.1.1 Princip činnosti navrženého zapojení senzoru teploty

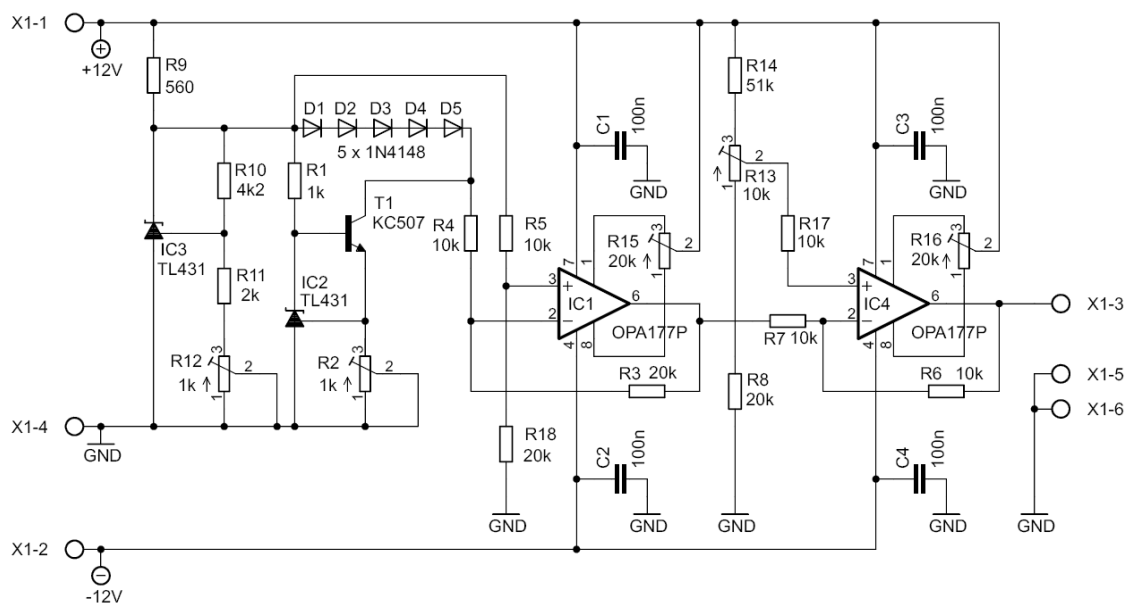
Senzor teploty je napájený ze souměrného stejnosměrného stabilizovaného zdroje napětí o úrovni ± 12 V. Toto napětí ± 12 V je použito pro napájení operačních zesilovačů IC1 a IC4, oba v provedení OPA177TM [27]. Obr. 10 znázorňuje zapojení pinů obvodu OPA177TM, pohled shora.

Popis jednotlivých pinů obvodu OPA177:



Obr. 10 Precisní operační zesilovač OPA177TM, převzato z [27]

Souměrné napájecí napětí $\pm 12\text{ V}$ je obvodem IC3 TL431 sníženo na úroveň 8 V (TL431 je programovatelná napěťová reference), které slouží k napájení vlastního teplotního čidla složeného ze sériového řetězce 5 diod 1N4148. Odporovým děličem R10, R11 a R12 je nastaveno výstupní napětí z obvodu IC3 TL431. Pro jemné nastavení tohoto napětí slouží odporový trimr R12. Byl zvolen stálý pracovní proud přes sériový řetězec SMD diod 1N4148 o velikosti $0,5\text{ mA}$. Proud je dostatečně malý a ztrátový výkon na těchto diodách tak významně neovlivňuje samotné měření teploty. Stálost pracovního proudu zajišťuje proudový zdroj, který se skládá ze stabilizátoru IC2 TL431TM, tranzistoru T1, odporu R1 a odporového trimru R2.



Obr. 11 Upravené schéma zapojení senzoru teploty pomocí diod 1N4148 podle [1]

Odporovým víceotáčkovým cermentovým trimrem R2 je možno nastavit přesnou hodnotu pracovního proudu procházejícího přes diody 1N4148. Signál ze senzoru teploty je odváděn z kolektoru tranzistoru T1 na precizní operační zesilovač IC1 OPA177TM, kde je signál zesílen 2x.

Signál je následně odveden na operační zesilovač IC4 OPA177TM. Napěťový přenos obvodu IC4 je roven 1. Operační zesilovač IC4 slouží pro napěťový posun předzesíleného signálu z čidla teploty na požadovanou úroveň. Využito při cejchování čidla pro napěťové nastavení 0°C . Odporovým děličem v neinvertujícím vstupu obvodu IC4, který je tvořen odporem R8, odporovým víceotáčkovým cermentovým trimrem

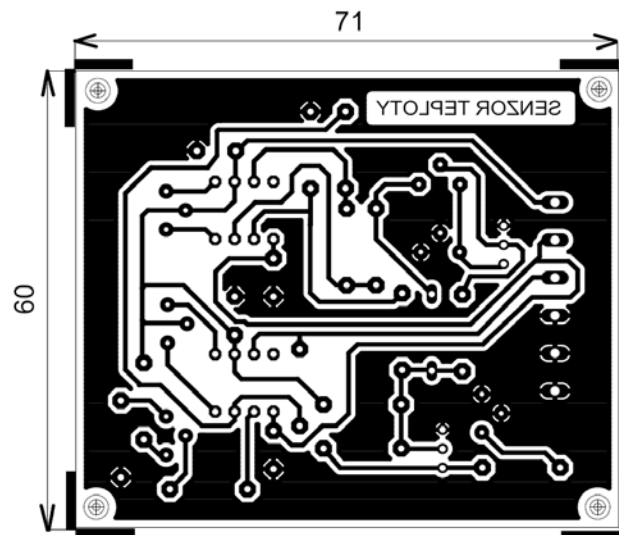
R13 a odporem R14, je ovlivňována výstupní napěťová úroveň signálu operačního zesilovače IC4 OPA177TM. Napětí na výstupu operačního zesilovače IC4 bylo při 0°C nastaveno na 0,05 V.

Měřený signál je z výstupu IC4 odveden do následujícího stupně na vstupy přístrojového zesilovače PGA204TM viz kapitola 8.3.1. Případné rušivé signály vyšších frekvencí jsou v tomto stupni potlačeny dolnoprostopustným filtrem MAX7400TM umístěným v stejném stupni jako přístrojový zesilovač PGA204TM, viz kapitola 8.3.1.

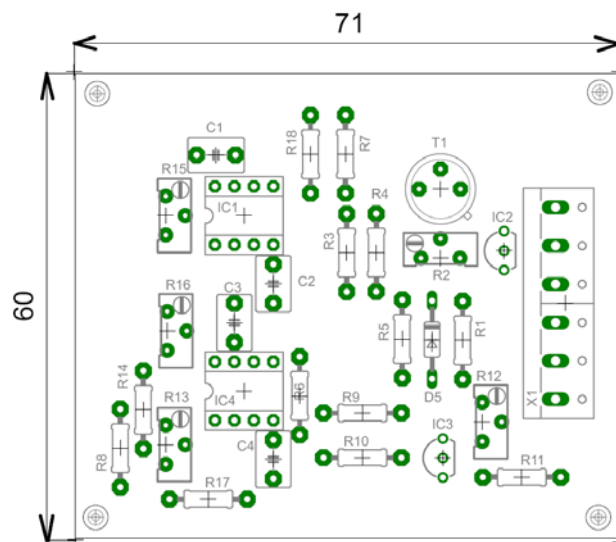
Kondenzátory C1, C2, C3 a C4 plní funkci blokovacích kondenzátorů, které zabraňují rozkmitání operačních zesilovačů IC1 a IC4. Odporové trimry R15 a R16 slouží pro nastavení eliminace offsetu obvodů IC1 a IC4.

7.1.2 Deska plošných spojů, rozpis součástek

Deska plošných spojů senzoru teploty byla navržena za pomoci programu Eagle verze 5.4 for Windows - light edition. Tato verze programu Eagle je uvolněna pro nekomerční použití. Je možno ji využít pro osobní potřebu a pro libovolné vzdělávací projekty. Veškeré znalosti potřebné pro návrh DPS jsem čerpal z [28].



Obr. 12 Senzor teploty deska plošných spojů, M 1:1



Obr. 13 Senzor teploty osazovací schéma, M 1:1

Rozpis součástek:

IC1 - OPA177	R3 - 20k	R11 - 2k	C1 - 100n
IC2 - TL431	R4 - 10k	R12 - trimr 1k	C2 - 100n
IC3 - TL431	R5 - 10k	R13 - trimr 10k	C3 - 100n
IC4 - OPA177	R6 - 10k	R14 - 51k	C4 - 100n
T1 - KC507	R7 - 10k	R15 - trimr 20k	
D1 ÷ D5 - 1N4148	R8 - 20k	R16 - trimr 20k	
R1 - 1k	R9 - 560	R17 - 10k	
R2 - trimr 1k	R10 - 4k2	R18 - 20k	

7.1.3 Ocejchování senzoru teploty

Pomůcky:

- míchací kádinka
- rtuťový teploměr s rozsahem 0°C až 45°C s přesností 0,2°C
- voltmetr Agilent 34410A

Čidlo bylo ocejchováno v míchací kádince roztokem vody s kousky ledu pro teplotu 0°C. Odporovým víceotáčkovým cermentovým trimrem R13 byla nastavena výstupní hodnota napětí na operačním zesilovači IC4 nastavena na 0,05 V. V následujícím bloku bylo na přístrojovém zesilovači PGA204TM nastaveno zesílení 10x. Na vstupu do USB modulu LabJackTM bylo naměřeno napětí 0,5V (výstup obvodu MAX7400TM, schéma

uvedeno v kapitole 8.3.1). Po úvodním nastavení celého měřicího řetězce byla proměřena závislost čidla v rozmezí 0°C až 40°C. Za stálého míchání byla voda v míchací kádince zahřívána. Byla odečítána teplota a po 1°C od 0°C až do 40°C a u každé teploty byla do tabulky zanesena úroveň napětí na výstupu obvodu IC3 (schéma uvedeno v kapitole 8.3.1). Měření bylo opakováno 10 x. Výsledné naměřené zprůměrované hodnoty napětí jsou uvedeny v tab. 4.

Teplota [°C]	MAX7400 [V]	Teplota [°C]	MAX7400 [V]
0	0,50	21	5,04
1	0,74	22	5,34
2	0,97	23	5,62
3	1,17	24	5,78
4	1,37	25	5,90
5	1,58	26	6,12
6	1,82	27	6,36
7	2,03	28	6,50
8	2,24	29	6,77
9	2,43	30	6,99
10	2,65	31	7,25
11	2,87	32	7,42
12	3,05	33	7,63
13	3,28	34	7,85
14	3,48	35	8,12
15	3,71	36	8,30
16	3,93	37	8,52
17	4,22	38	8,74
18	4,40	39	8,98
19	4,64	40	9,19
20	4,83		

Tab. 4 Naměřené hodnoty při ocejchování čidla

Mírné nelinearity byly způsobeny nepřesným odečítáním hodnoty teploty na rtuťovém teploměru, nelinearitou samotného čidla teploty a následným zapojením měřicího řetězce. Hodnoty napětí uvedené v tab. 4 jsou zaneseny do grafu na obr. 14. V grafu jsou vyneseny naměřené hodnoty napětí v závislosti na teplotě. Jednotlivé hodnoty napětí jsou znázorněny v grafu křížky. Těmito body je pak v grafu vedena přímka, která byla vypočtena metodou nejmenších čtverců [29]. Tato metoda se nazývá lineární

regrese. Lineární regresí je popisován vztah dvou proměnných, nezávislé proměnné x_i a závislé proměnné y_i . Závislost y_i na x_i je znázorněna regresní přímkou, která nejlépe vystihuje průběh závislosti proměnných x_i a y_i .

Regresní přímka:

$$y = A + Bx \quad (2)$$

A - posunutí

B - směrnice přímky

Posunutí A:

$$A = \frac{\sum (x_i)^2 \sum y_i - \sum x_i \sum x_i y_i}{n \sum (x_i)^2 - (\sum x_i)^2} \quad (3)$$

Směrnice přímky B:

$$B = \frac{n \sum x_i y_i - \sum y_i \sum x_i}{n \sum (x_i)^2 - (\sum x_i)^2} \quad (4)$$

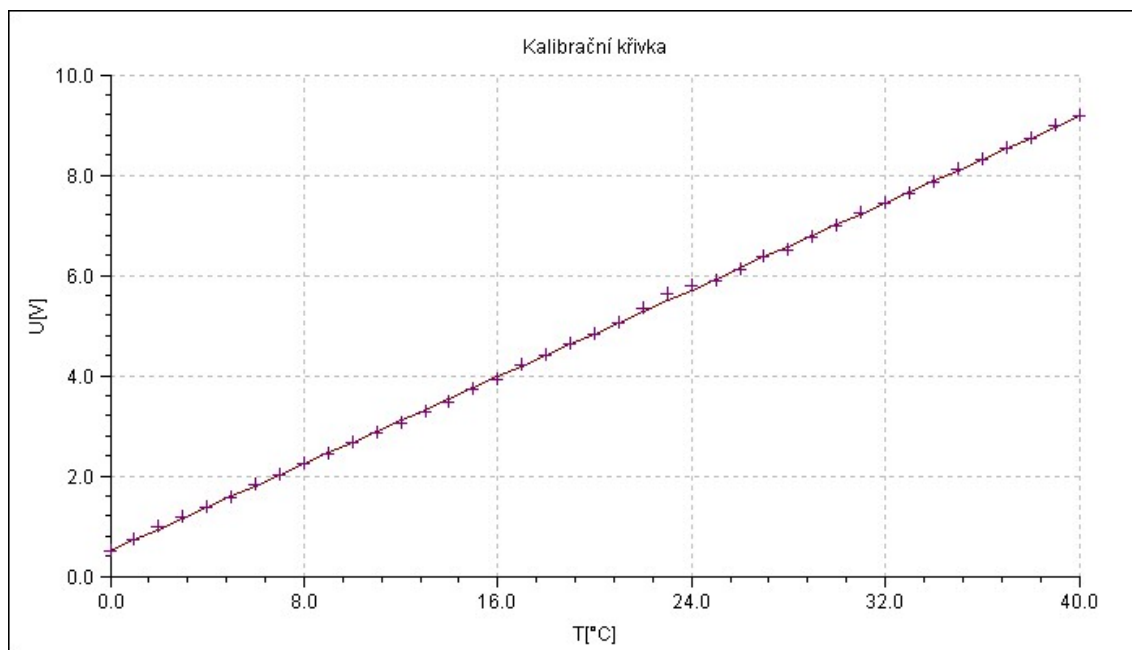
Rovnice regresní přímky s dosazenými hodnotami A a B:

$$y = 0.49976 + 0.21688x \quad (5)$$

Závisle proměnná y_i je měřené napětí U, nezávisle proměnná je teplota T. Pro názornost jsou dosazena tato označení za proměnné:

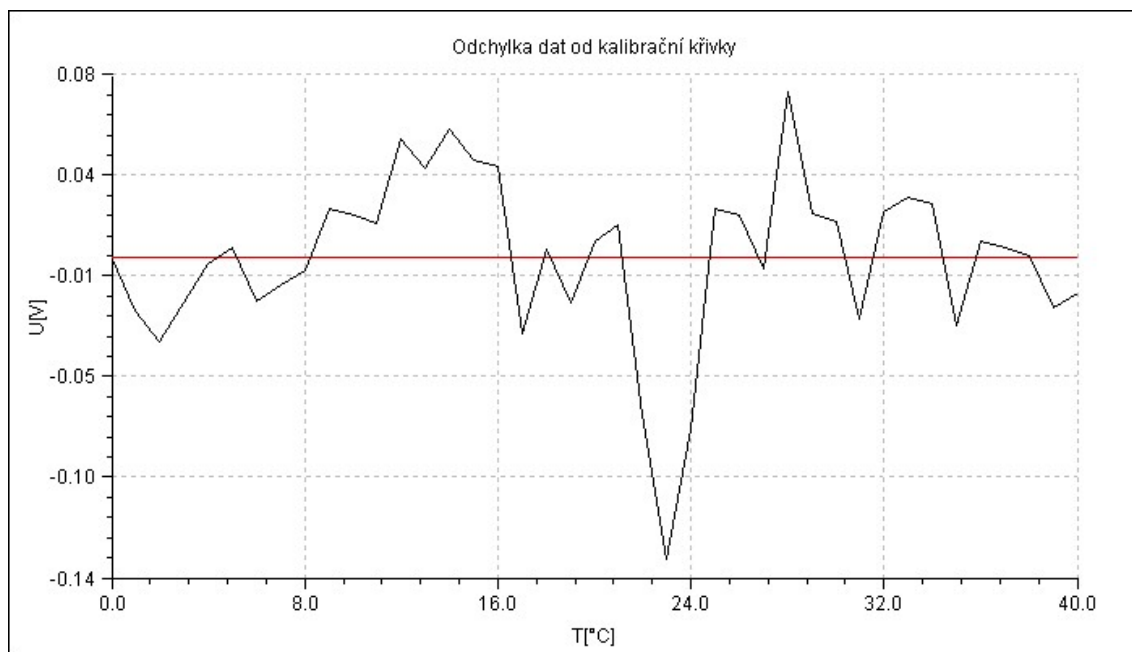
$$U = 0.49976 + 0.21688 \cdot T \quad (6)$$

$$T = \frac{U - 0.49976}{0.21688} \quad (7)$$



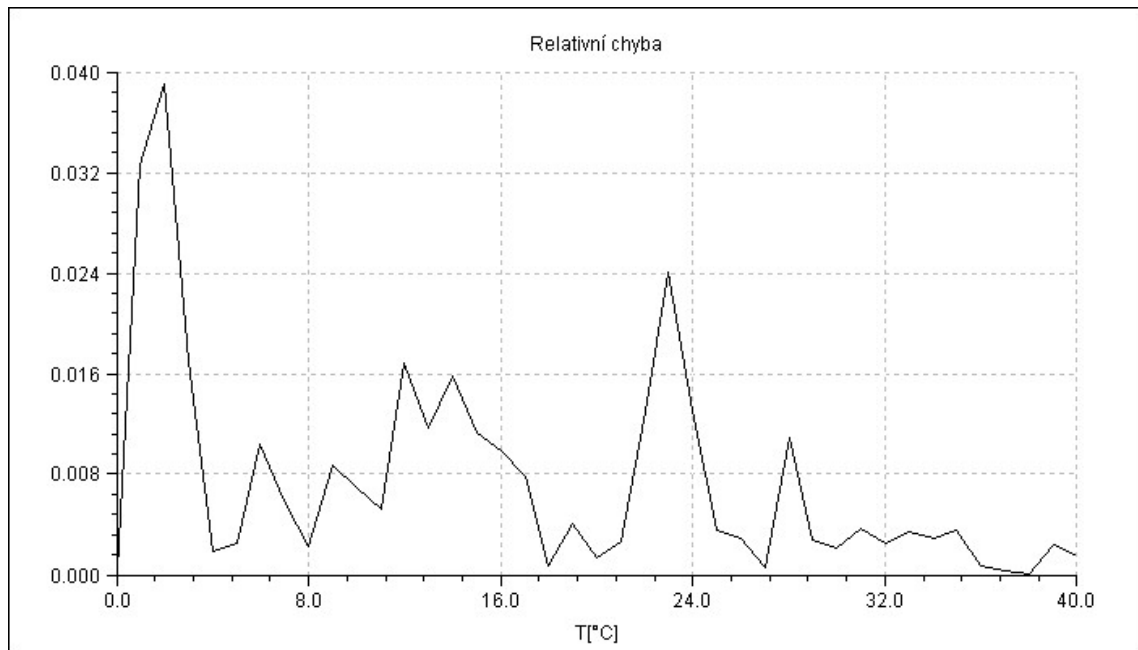
Obr. 14 Měření linearity senzoru teploty, regresní přímka

Absolutní chyba: $\varepsilon_i = U_{i\text{-naměřené}} - U_{i\text{-závislost}}$ (8)



Obr. 15 Absolutní chyba

Relativní chyba:
$$\eta_i = \left| \frac{U_{i\text{-naměřené}} - U_{i\text{-závislost}}}{U_{i\text{-naměřené}}} \right| \quad (9)$$



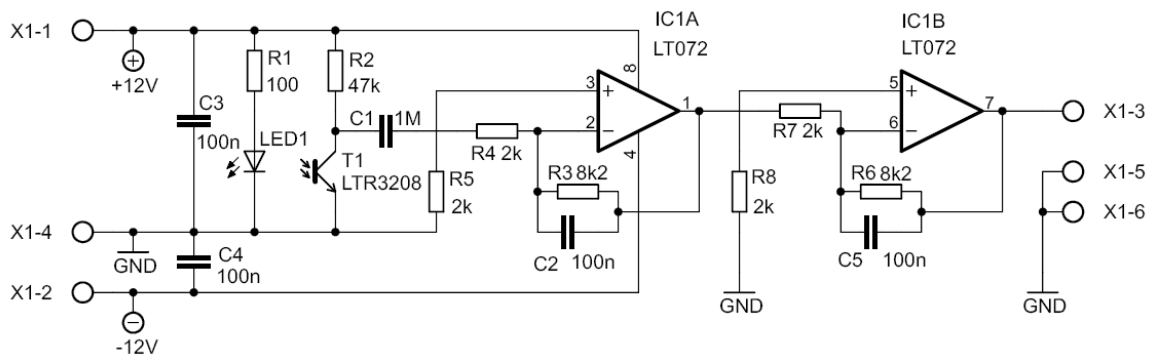
Obr. 16 Relativní chyba

7.2 Senzor tepové frekvence

Čidlo tepové frekvence je vyrobeno z vysílací LED diody LED 5 R3C pracující v červeném světelném spektru a přijímacího fototranzistoru IRE5 (LTR-3208). Obě součástky jsou vsazeny do boků černého umělohmotného válce, ve kterém je v případě měření prst měřené osoby. Signál z fototranzistoru je přiveden na dvojitý operační zesilovač TL072TM [30] provedení JFET, který se vyznačuje velkým vstupním odporem a nezatěžuje tak měřenou veličinu. Signál je zesílen na potřebnou úroveň a odveden do následujícího stupně k dalšímu zpracování.

7.2.1 Princip činnosti zapojení senzoru tepové frekvence

Senzor tepové frekvence je napájený ze souměrného stejnosměrného stabilizovaného zdroje napětí o úrovni $\pm 12V$. Toto napětí $\pm 12V$ je použito pro napájení dvojitého operačního zesilovače IC1A a IC1B TL072TM [30]. Schéma senzoru na obr. 17.

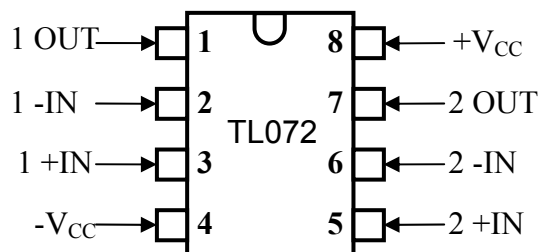


Obr. 17 Schéma zapojení senzoru tepu, upraveno podle [31]

Prstem vloženým mezi LED diodu D1 a fototranzistor T1 pulsuje krev, jejíž tok zastihuje v rytmu srdeční činnosti světelnou závoru. Snímaný signál je přes kondenzátor C1 odveden na vstup operačního zesilovače IC1A TL072TM. Kondenzátor C1 slouží k oddělení stejnosměrné napěťové složky. Na obvodu IC1A je signál 5x zesílen a dále je odveden na vstup zesilovače IC1A TL072TM, kde je signál opět 5x zesílen. Takto upravený signál dále odchází do následujícího stupně, který je osazen přístrojovým zesilovačem a dolnoproputným filtrem, viz obr. 30 kapitola 8.3.1. Kondenzátory C3 a C4 jsou blokovací kondenzátory zamezující zakmitávání operačního zesilovače. Kondenzátory C2 a C5 zajišťují také stabilní chod operačního zesilovače TL072TM.

Schéma senzoru tepu bylo nakresleno za pomoci programu Eagle verze 5.4 for Windows - light edition. Znalosti potřebné pro zakreslení schématu jsem čerpal z [28].

Popis jednotlivých pinů obvodu TL072TM:



Obr. 18 Dvojitý operační zesilovač TL072TM, převzato z [30]

Během konstrukce čidla tepové frekvence byly naměřeny vysoké úrovně rušivých šumových napětí. Pro eliminaci těchto šumů z čidla je použit v následujícím stupni

s přístrojovým zesilovačem PGA204TM, který slouží pro nastavení úrovně vstupního signálu měřicí karty LabJackTM, filtr s obvodem MAX7400TM, viz kapitola 8.3.1. Obvod MAX 7400TM je nastaven jako řízená dolní propust a pomůže odfiltrout vyšší rušivé frekvence, které se nevyskytují v námi měřeném spektru kmitočtů. Tepová frekvence v klidu je udávána přibližně 70 tepů/minutu. Nejvyšší tepová frekvence pro potřeby měření v této bakalářské práci byla stanovena na 220 tepů/minutu [25]. Signál byl zesílen obvodem PGA204TM 10x.

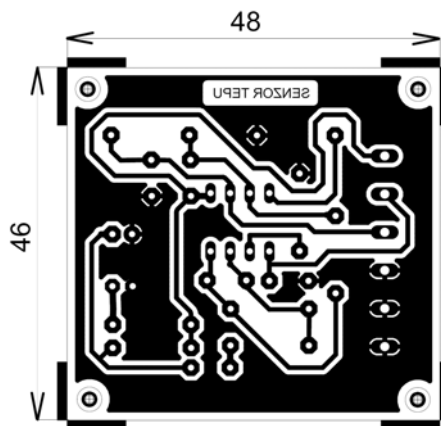
Vzorec pro výpočet maximální frekvence tepu:

$$f = \frac{1}{T} = \frac{1}{\frac{60}{220}} = 3,67 \text{ Hz} \quad (11)$$

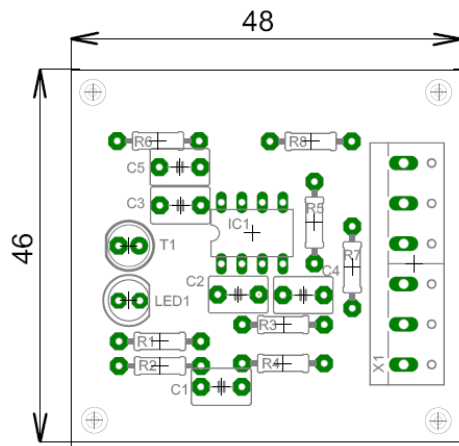
Horní mez frekvence tepu je pro maximální doporučenou tepovou frekvenci 220 tepů/min 3,67 Hz (v přepočtu podle vzorce $f = 1/T$, $T = 60/\text{tep} \Rightarrow f = \text{tep}/60$). Frekvence zlomu dolnoproputného filtru MAX7400TM byla nastavena na 12 Hz. Vyšší kmitočty byly takto odfiltrvány a dále neovlivňují měřenou veličinu.

7.2.2 Deska plošných spojů, rozpis součástek

Deska plošných spojů senzoru tepu byla navržena za pomoci programu Eagle verze 5.4 for Windows - light edition. Znalosti potřebné pro návrh DPS jsem čerpal z [28]



Obr. 19 DPS senzor tepu, M 1:1

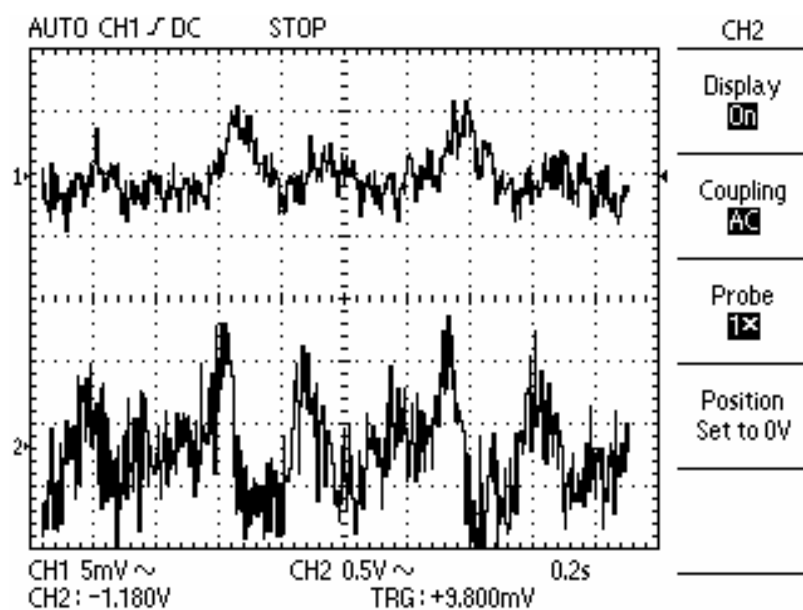


Obr. 20 Osazení součástek na DPS senzor tepla, M 1:1

Rozpis součástek:

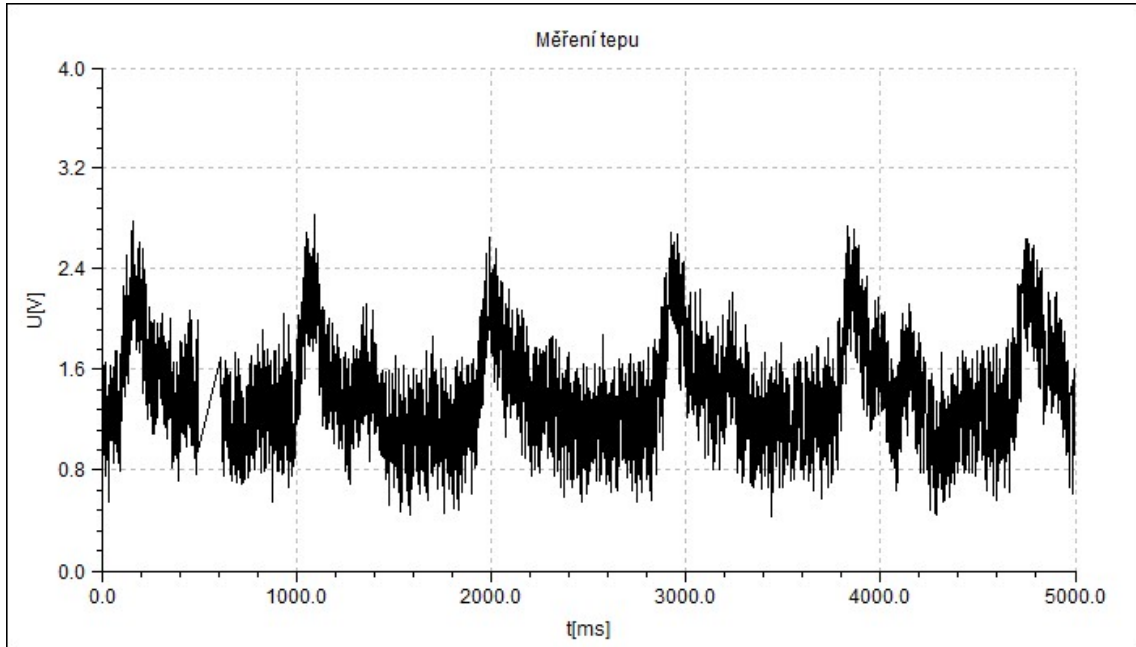
IC1 - dvojitý OZ TL072	R5 - 2k	C4 - 100n
T1 - fototranzistor LTR3208	R6 - 8k2	C5 - 100n
LED1 - červená LED	R7 - 2k	
R1 - 100	R8 - 2k	
R2 - 47k	C1 - 1M	
R3 - 8k2	C2 - 100n	
R4 - 2k	C3 - 100n	

Na následujících obrázcích jsou zaznamenány průběhy tepové frekvence.

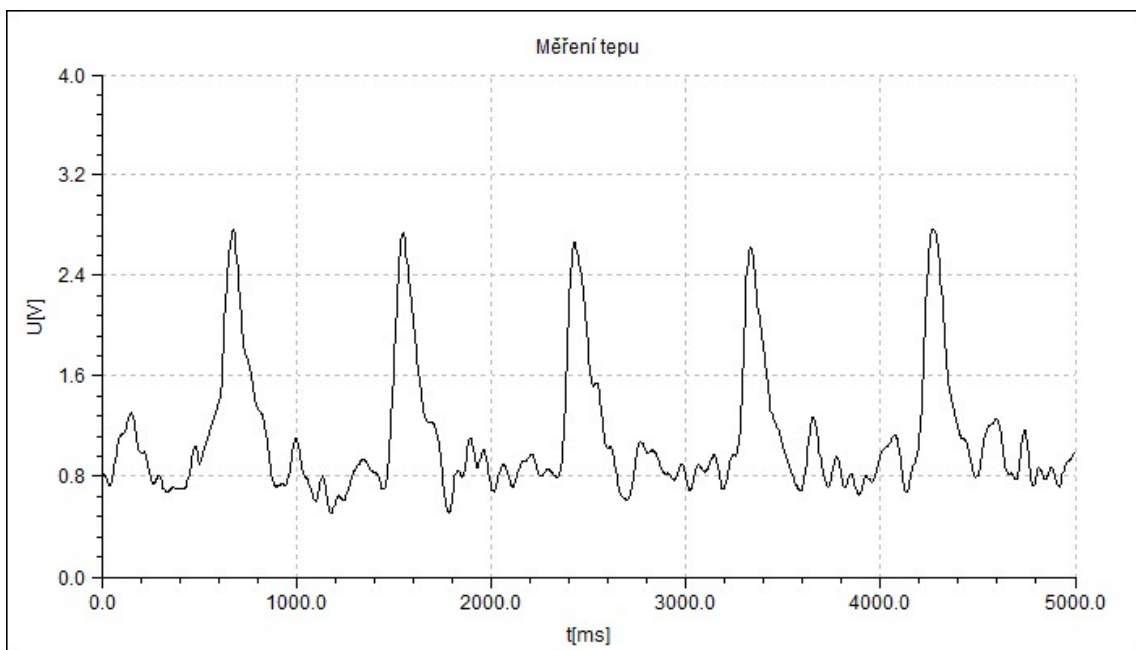


Obr. 21 Naměřený průběh signálu na fototranzistoru T1 (kanál 1, horní průběh)

Osciloskop DS-1150C byl nastaven vertikálně na 5 mV/dílek, horizontální časové nastavení 0,2 s/dílek. Pro použití osciloskopu byla prostudována přiložená uživatelská příručka k osciloskopu [32]



Obr. 22 Tepové frekvence s rušivým signálem zaznamenané do grafu programem eSimLab

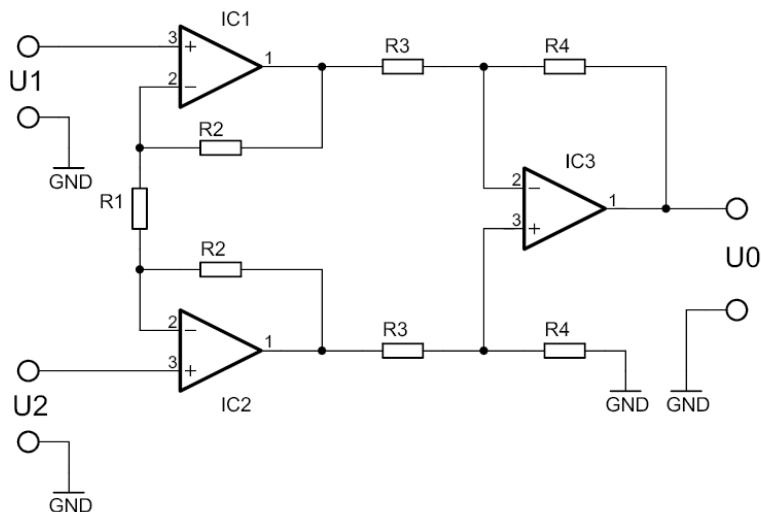


Obr. 23 Průběh tepové frekvence zaznamenané do grafu programem eSimLab, filtr 12 Hz

8 Zpracování signálu ze senzorů

8.1 Přístrojový zesilovač

Výstupní úrovně signálů z fyzikálních čidel (napětí, proud, odpor, atp.) jsou relativně malé. [33] Takovýto signál o nízké úrovni je nutné před dalším zpracováním zesílit na potřebnou úroveň. Pro zesílení analogového signálu z čidla se nabízí využití výhod operačního zesilovače. Operační zesilovače se vyznačují velkým zesílením otevřené smyčky, velkou vstupní impedancí a malou impedancí výstupní [34]. U ideálního operačního zesilovače závisí jeho zesílení pouze na nastavené zpětné vazbě. Vlastnosti reálného operačního zesilovače jsou ovlivněny vlastní použitou vnitřní strukturou integrovaného obvodu. U reálných operačních zesilovačů se projevují změny charakteristik vlivem působení teploty, stárnutí součástek, vlivem náhodných rušivých napětí vstupních obvodů nebo vlivem šumů, které generují samotné obvody operačních zesilovačů. Pro zesílení nízkourovňových signálů je vhodné použít přístrojový zesilovač.



Obr. 24 Přístrojový zesilovač, převzato z [34]

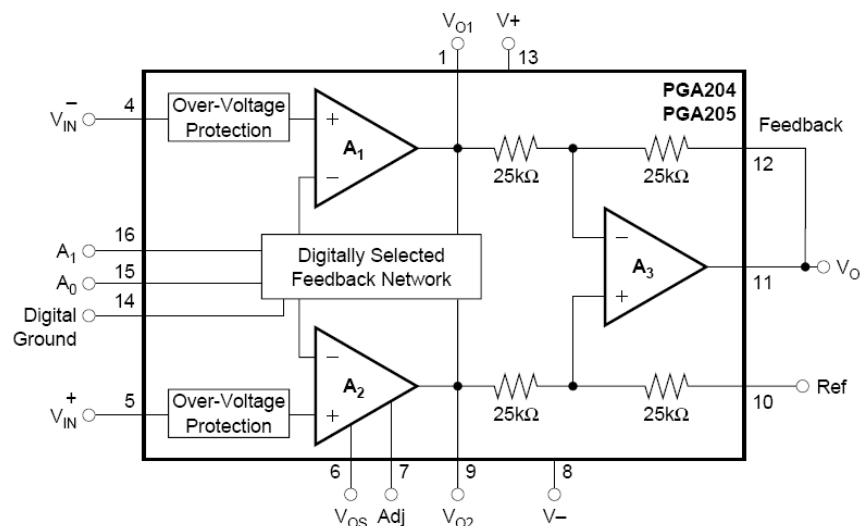
Přenosová funkce přístrojového zesilovače:

$$U_0 = (U_2 - U_1) \cdot \left(1 + \frac{2R_2}{R_1}\right) \cdot \left(\frac{R_4}{R_3}\right) \quad (12)$$

Přístrojový zesilovač je méně náchylný na přítomnost silného rušení a na přítomnost šumů. Přístrojový zesilovač je rozdílový zesilovač s uzavřenou smyčkou zpětné vazby [35]. Zesiluje rozdíl vstupních napětí a potlačuje souhlasné napětí CMRR (Common Mode Rejection Ratio), má velmi malou vstupní nesymetrii. Nastavení zesílení se realizuje jediným odporem. Přístrojový zesilovač se vyznačuje velkou vstupní impedancí okolo 10^9 až $10^{12} \Omega$ a vyvážeností impedance diferenčních vstupů. Vstupní klidové proudy se pohybují v řádu nA. Můžeme proto očekávat poměrně malé chyby způsobené klidovými proudy a vstupní proudovou nesymetrií. Výstupní impedance u přístrojového zesilovače je malá, řádově několik $m\Omega$ [3]. Pro zesílení signálu z čidla byl vytipován přístrojový zesilovač PGA204TM a PGA205TM.

8.2 Přístrojový zesilovač PGA 204TM

Přístrojový zesilovač PGA204/205TM [36] je velmi přesný zesilovač od výrobce Texas Instruments[®] s programově nastavitelným zesílením. Zesílení přístrojového zesilovače je voleno digitálně. U přístrojového zesilovače PGA204TM po krocích 1, 10, 100 a 1000 u přístrojového zesilovače PGA205TM 1, 2, 4, 8. Zesílení je vybíráno pomocí dvou TTL nebo CMOS adresních linek. Interní přepěťová ochrana zapojená na digitálních vstupech odolá napětí do $\pm 40V$ bez poškození. Vysoká přesnost a přizpůsobivost umožňuje široké použití těchto přístrojových zesilovačů [35].



Obr. 25 Vnitřní blokové schéma obvodu PGA204/205TM převzato z [36]

Přístrojové zesilovače PGA204/205TM jsou schopny pracovat již při nízkém napájecím napětí $\pm 4,5V$, což dovoluje jejich provoz i v systémech napájených z baterie. Klidový proud obvodů PGA204/205TM je 5mA. Obvody jsou dostupné v provedení plast DIP 16 a SOL 16 pro povrchovou SMD montáž. Převzato a přeloženo z [36].

Základní parametry obvodu PGA204/205TM [36]:

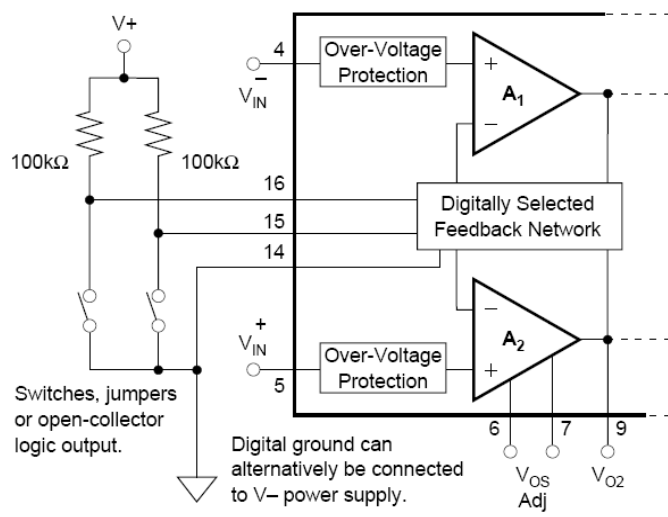
- velmi malý napěťový offset - $50\mu V$
- velmi malý drift - $0,25 \mu V/^\circ C$
- velké potlačení souhlasného signálu - 115dB při nastaveném zesílení 1000
- digitálně programovatelný zisk
 - PGA 204TM G=1, 10, 100, 100
 - PGA 205TM G=1, 2, 4, 8

Pomocí digitálních vstupů A_0 a A_1 je vybíráno zesílení přístrojového zesilovače PGA204/205TM. Logická "1" je definována napětím vyšším než 2V nad digitálním potenciálem země na pinu 14 obvodu.

Volba zesílení PGA204/205 TM			
PGA204	PGA205	A1	A0
1	1	0	0
10	2	0	1
100	4	1	0
1000	8	1	1

Tab. 5 Volba zesílení obvodů PGA204/205 převzato z [34]

Některé aplikace používají k výběru zesílení přístrojových zesilovačů PGA204/205TM propojek nebo přepínačů. Na obr. 25 je zobrazeno doporučené zapojení s odpory připojenými k logické "1" zbavené rušivých vlivů.

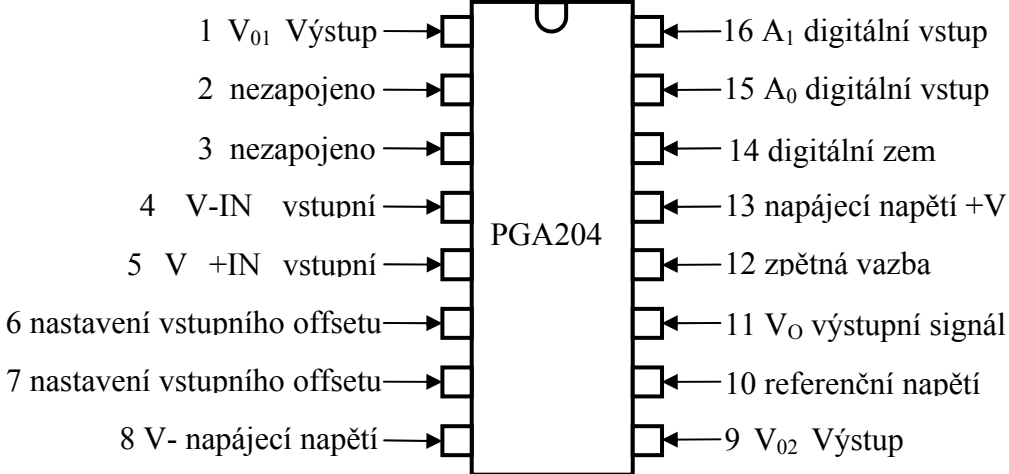


Obr. 26 Volba zesílení pomocí přepínačů převzato z [36]

V zapojeních s pevně daným zesílením mohou být logické vstupy připojeny přímo k napájení obvodu V+ nebo V- (nebo k jiným platným logickým hladinám) bez nutnosti připojovat logické vstupy přes odpory. Převzato a přeloženo z [36].

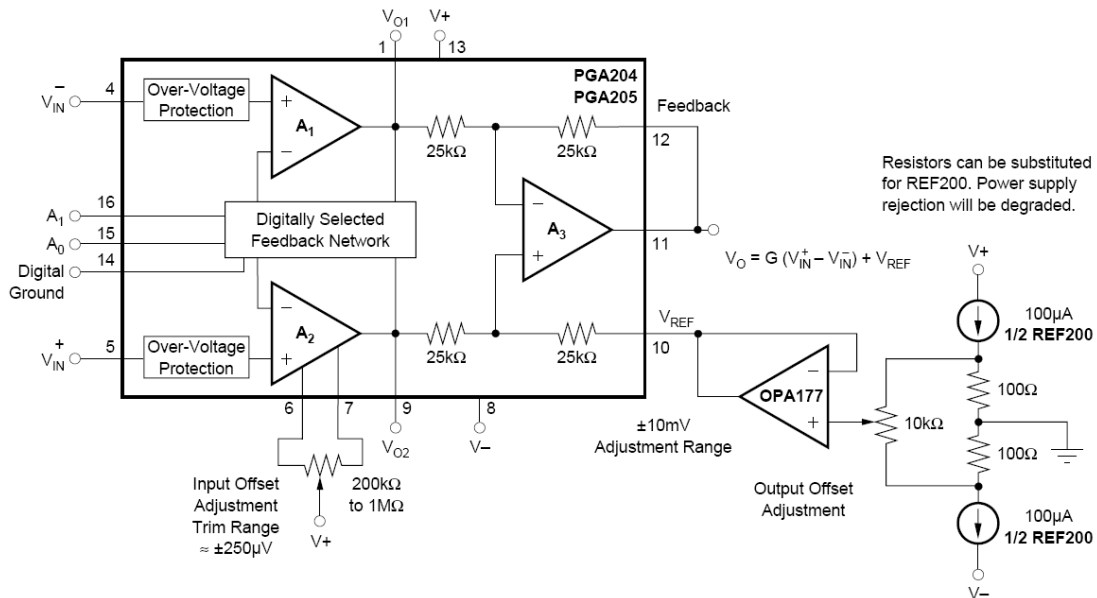
Digitální zem může být připojena k jakémukoliv potenciálu od mínus pólu napájecího zdroje do napětí plus pólu sníženého o 4 V. Při napájení přístrojového zesilovače ±12 V je tedy možné připojit digitální zem na pinu 14 připojit na napětí -12 V až do +8 V. Převzato a přeloženo z [36].

Popis jednotlivých pinů obvodu PGA204TM/205TM [34]



Obr. 27 PGA204/205TM pohled shora, převzato z [34]

Výrobce obvodů PGA204/205TM doporučuje pro zajištění co nejpřesnějšího měření nastavení vstupního offsetu za pomoci externího odporového trimru připojeného mezi vstupy 6 a 7 obvodu. Pro nastavení výstupního offsetu je doporučen přídatný externí obvod OPA177. Výstup operačního zesilovače je připojen na pin 10 obvodu PGA204TM/205TM. Převzato a přeloženo z [36].

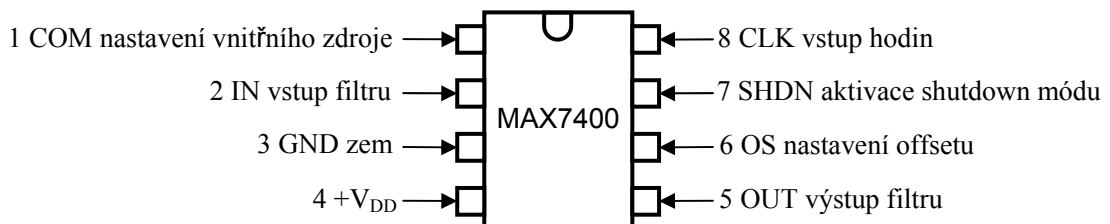


Obr. 28 Doporučené zapojení obvodů PGA204/PGA205 od výrobce, převzato z [36]

8.3 Dolnoproustný filtr s obvodem MAX7400TM

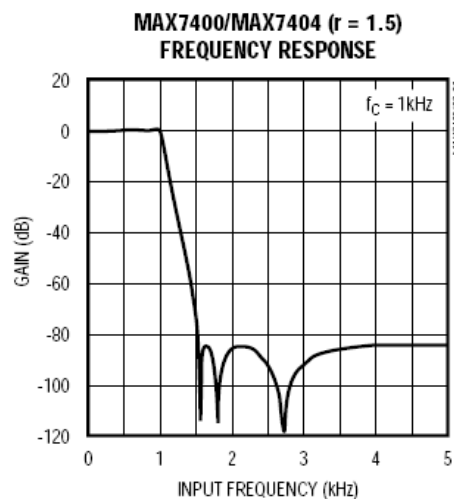
Obvod MAX7400TM [37] je osminásobná eliptická dolní propust se spínacími kapacitami od společnosti MAXIM. Eliptický filtr vykazuje zvlnění jak v propustném pásmu, tak v potlačeném pásmu. Jedná se o filtr s nejstrmějším poklesem amplitudy v přechodovém pásmu - citace z diplomové práce <http://filip.fd.cvut.cz> [38]

Popis jednotlivých pinů obvodu MAX7400TM [37]



Obr. 29 Obvod MAX7400TM pohled z hora, převzato z [37]

Na vstup obvodu, pin 2 (IN), je přiváděn měřený signál před filtrací. Vyfiltrovaný signál se odvádí z výstupu na pinu 5 (OUT). Na pin 8 (CLK) je při využití externího oscilátoru přiváděn signál nebo při využití interního oscilátoru je mezi pin 8 (CLK) a pin 3(GND) připojen externí kondenzátor určující frekvenci interního oscilátoru. Na pinu 6(OS) je možno nastavit offset stejnosměrného výstupního napětí.



Obr. 30 Frekvence zlomu obvodu MAX7400TM převzato z [37]

Obvod MAX7400TM má na 1,5 násobku zlomové frekvence f_c útlum 82 dB, viz obr. 30. Kmitočet zlomu f_c dolnoproústvního filtru MAX7400TM je možné nastavit v rozmezí od 1Hz do 10kHz.

Kmitočet zlomu pro externí oscilátor lze spočítat dle vzorce:

$$f_c = \frac{f_{osc}}{100} \quad (13)$$

f_c - kmitočet zlomu [Hz]

f_{osc} - kmitočet oscilátoru [Hz]

Napájecí napětí obvodu V_{DD} je doporučeno v rozmezí 4,5 V až 5,5 V. Proudový odběr se typicky pohybuje na 2 mA s maximem do 3,5 mA. Zajímavostí je shutdown mód, kdy obvod odebírá pouze proud o velikosti 2 μ A.

Obvod MAX7400TM je vybaven od výrobce interním oscilátorem. V případě použití interního oscilátoru se mezi pin 8 (CLK) a pin 3 (GND) připojuje externí kondenzátor,

kterým se nastavuje zlomová frekvence filtru. Interní oscilátor obvodu MAX7400TM je možné nahradit externím oscilátorem, kterým lze nastavit zlomovou frekvenci. Výstup z oscilátoru se připojuje mezi pin 8(CLK) a pin 3 (GND) obvodu MAX7400TM. Výrobce obvodu doporučuje obdélníkový průběh vstupního signálu pro nastavení zlomové frekvence. Maximální napěťová úroveň vstupního signálu vedeného na pin 8(CLK) je výrobcem obvodu doporučena o 0,5 V nižší než V_{DD}, minimální úroveň vstupního signálu je 0,5 V.

Výslednou frekvenci pro interní oscilátor spočítáme dle vzorce:

$$f_{osc} = \frac{1000 \cdot K}{C_{osc}} \quad (14)$$

f_{osc} - frekvence oscilátoru [kHz]

K - konstanta pro obvod MAX7400TM K=38

C_{osc} - kondenzátor [pF]

8.3.1 Princip zapojení stupně s obvody PGA204TM a MAX7400TM

Výstupní signál z čidla je veden do následujícího stupně pro další zpracování. Signál z čidla je zesílen na potřebnou úroveň přístrojovým zesilovačem PGA204TM. Výstupní signál z přístrojového zesilovače je následně odveden na vstup osminásobného dolnoproústného filtru se spínanými kapacitami MAX7400TM, který slouží k odfiltrování rušivých signálů o frekvencích vyšších než jakou má samotný měřený signál. Obvod MAX7400TM je řízený externím oscilátorem tvořeným obvodem NE555TM. Důvodem této volby je možnost snadného přeladování externího oscilátoru víceotáčkovým odporovým trimrem R3 (viz obr. 31, Schéma zesilovače signálu PGA204TM a filtru MAX7400TM). Je tak umožněn snadný posun frekvence zlomu dolnoproústného filtru MAX7400TM pro potlačení nežádoucích rušivých signálů vyskytujících se frekvenčně nad měřeným signálem.

Obvod IC2 NE555TM zůstává funkcí generátoru obdélníkového vstupního signálu pro nastavení zlomové frekvence obvodu IC3 MAX7400TM, který slouží jako řízená dolní propust, která odfiltruje nežádoucí signály o vyšších frekvencích než je vlastní měřený signál. Obvod NE555TM je v tomto zapojení využit jako astabilní multivibrátor.

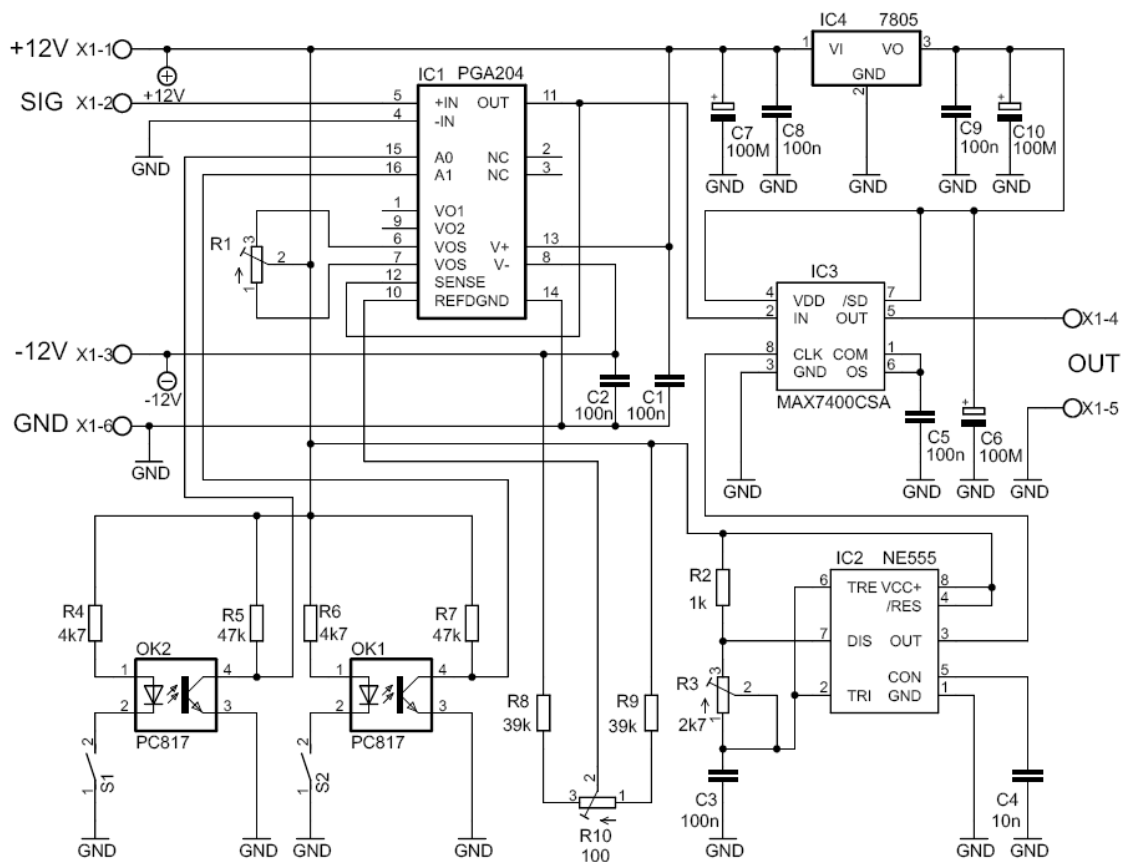
Frekvence a střída signálu se nastavuje dvěma externími odpory R2, R3 a kondenzátorem C3.

Výpočet frekvence obvodu NE555:

$$f = \frac{1}{(R2 + 2R3) \cdot C3 \cdot \ln 2} \quad (15)$$

Obvod při změně napěťové úrovně svého výstupu vytváří rušení na napájecím přívodu. Proto je vhodné na napájecí přívod obvodu NE555TM zapojit kondenzátor o kapacitě 100μF. Napájecí napětí obvodu NE555TM je výrobcem doporučeno v rozmezí 4,5 V až 16V. Typický proudový odběr obvodu je 3mA.

Na obr. 31 je celkové schéma obvodu pro úpravu signálu před vstupem do měřícího modulu LabJackTM. Obvod IC1 PGA204TM zajišťuje konečné zesílení signálu ze senzoru na požadovanou úroveň.

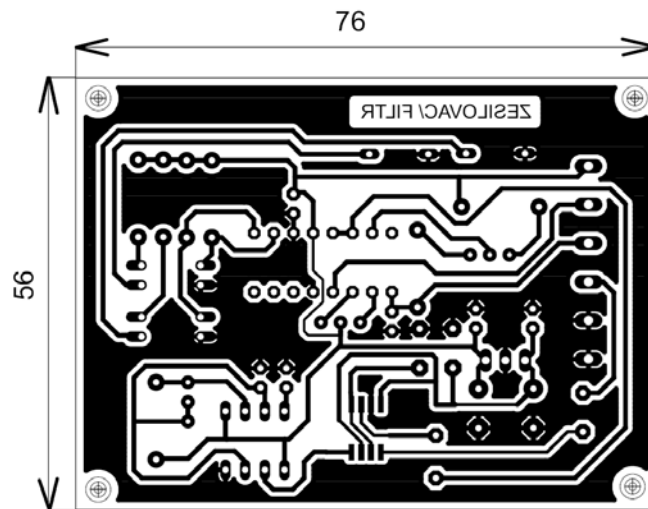


Obr. 31 Schéma zesilovače signálu PGA204TM a filtru MAX7400TM [3] [36] [37]

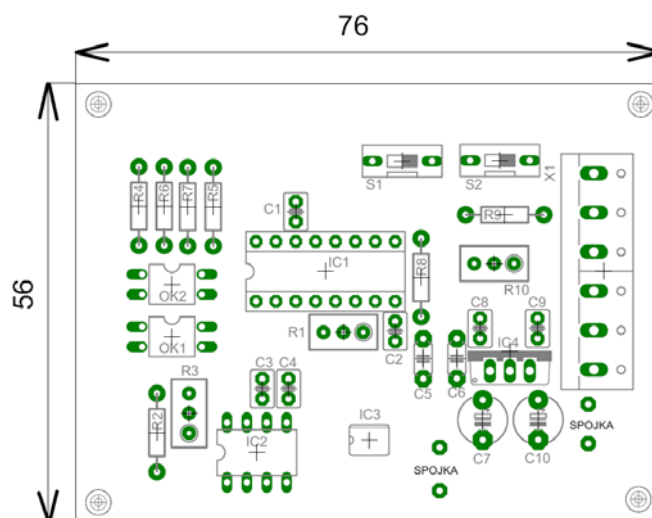
Obvod IC4 7805 je napětový stabilizátor, který slouží k napájení obvodu MAX7400TM. Obvod MAX7400TM vyžaduje napájecí napětí v rozmezí 4,5 V až 5,5 V. Zbývající dva obvody, PGA204TM a NE555TM jsou napájeny ze symetrického stabilizovaného napájecího zdroje $\pm 12V$.

8.3.2 Deska plošných spojů, rozpis součástek

Deska plošných spojů senzoru tepu byla navržena za pomoci programu Eagle verze 5.4 for Windows - light edition. Znalosti potřebné pro návrh DPS jsem čerpal z [28]



Obr. 32 Deska plošných spojů zesilovacího stupně s filtrem, M 1:1



Obr. 33 Osazovací schéma desky plošných spojů zesilovacího stupně s filtrem, M 1:1

Rozpis součástek:

IC1 - PGA204	S2 - DIP 02 E	R7 - 47k	C4 - 10n
IC2 - NE555	R1 - 1M	R8 - 39k	C5 - 100n
IC3 - MAX7400	R2 - 1k	R9 - 39k	C6 - 100n
IC4 - 7805	R3 - 2k7	R10 - 100	C7 - 100M
OK1 - PC817	R4 - 4k7	C1 - 100n	C8 - 100n
OK2 - PC817	R5 - 47k	C2 - 100n	C9 - 100n
S1 - DIP 02 E	R6 - 4k7	C3 - 100n	C10 - 100M

9 Napájecí zdroj $\pm 12\text{V}$ pro měřicí systém

9.1 Napájecí zdroj s DC to DC konvertorem SIM1-0512DTM

9.1.1 Řešení napájecího zdroje s DC to DC konvertorem SIM1-0512DTM

Toto řešení napájení senzorů a dalších přídavných obvodů nabízí možnost využití napětí +5V z USB rozhraní počítače. Zdroj je možné pomocí USB kabelu připojit k libovolnému portu USB nebo využít napětí na svorkách měřicího modulu LabJack, který je již k USB rozhraní připojen a také využívá napětí +5V z USB rozhraní. Na čelních svorkách modulu LabJack je toto napětí z USB portu vyvedeno pro další případné použití. USB port počítače poskytuje napětí o hodnotě +5V a může být zatížen odebíraným proudem o hodnotě až 500mA [39].

Samotný modul LabJackTM má velmi nízkou spotřebu. Použité integrované obvody TL072TM, OPA177TM, PGA204/205TM, NE555TM a MAX7400TM mají spotřebu také velmi nízkou. Z těchto důvodů je možné použít pro napájení obou čidel a bloku pro konečnou úpravu signálu s obvody PGA204/205TM, MAX7400TM a NE555TM napětí z USB portu. Operační zesilovače TL072TM, OPA177TM a přístrojový zesilovač PGA204/205TM je však vhodné napájet souměrným napětím (PGA204/205TM $\pm 4,5\text{ V}$ až $\pm 18\text{ V}$).

Pro získání souměrného napájecího napětí je použit DC to DC convertor SIM1-0512DTM [40]. Tento měnič poskytuje převod ze stejnosměrného napětí +5V, dodávaného rozhraním USB na souměrné stejnosměrné napětí $\pm 12\text{V}$ s výstupním proudem 2x50mA. Důležité parametry, které se vztahují k DC/DC konvertorům jsou uvedeny v následujícím odstavci.

9.1.2 Parametry DC to DC konvertorů

Omezení výstupního proudu při překročení maximální hodnoty (Constant Current Limiting) - DC to DC konvertory obsahují obvod, který zajišťuje nepřesázení maximální hodnoty výstupního proudu [41]. Při překročení nastavené meze výstupního proudu klesá napětí na výstupu na minimum. Takto je DC/DC konvertor i zdroj vstupního napětí chráněn před poškozením.

Omezení výstupního proudu při překročení limitujících hodnot teploty (Derating) - DC/DC konvertory snižují výstupní proud při překročení určité teploty (T_1) a při dosažení teploty T_2 zcela uzavírají výstup pro bezpečný a spolehlivý chod konvertoru [41]. Předchází se tak zničení konvertoru při vzrůstající teplotě.

Ochrana výstupu před přetížením (Foldback Current Limiting) - DC/DC konvertory mají chráněný výstup proti přetížení [41]. Při přetížení snižují na minimum výstupní proud konvertoru.

Omezení vstupního nárazového proudu (Inrush Current) - vstupní nárazový proud (proud tekoucí při zapnutí [41]) je způsoben nabíjením vstupních kondenzátorů obvodu (Inrush Current Limiting – obvod, který omezuje vstupní nárazový proud).

Periodický střídavý šum (*Ripple*) - je rušivý signál [41] produkovaný DC/DC konvertorem.

Výstupní šum - nežádoucí střídavé napětí na výstupu (výstupní šum) DC/DC konvertoru. Specificky se vyskytuje od 0 do 20MHz [41]. Tento výstupní šum je určen jako rozkmit výstupního napětí od minima po maximum (peak to peak). U DC/DC konvertorů je označován $u_{out\ p-p}$ a je vyjadřován v milivoltech. Výstupní šum obvodu je následkem spínací činnosti konvertoru tzn. vnitřních přechodových jevů při spínání a jiných náhodných rušivých šumů.

Podpěťová ochrana (Under Voltage Lockout) - klesne-li vstupní napětí pod předdefinovanou mez pak DC/DC konvertor uzavře svůj výstup [41]. Je zde nastavena hystereze, tak aby nedocházelo k oscilacím konvertoru při zapínání a vypínání na rozhraní nastavené úrovně napětí. Podpěťová ochrana je zejména nutná při bateriovém nebo akumulátorovém napájení systému.

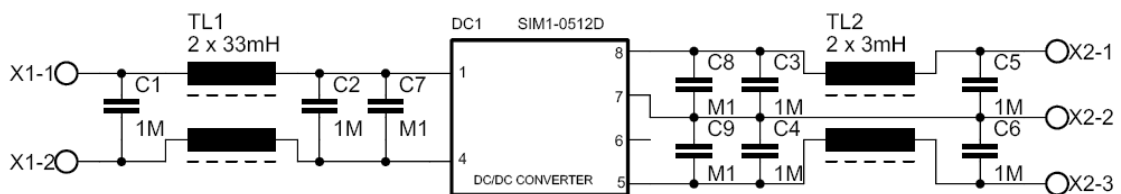
Převzato a přeloženo z [41]

9.1.3 Doporučení pro práci s DC/DC konvertory

Je doporučeno eliminovat napěťové přechmity, které mohou způsobit poškození jak vnitřní struktury tak i poškodit následné připojené obvody, které jsou z výstupu měniče napájeny [42]. Napájené obvody je vhodné chránit bezindukčními keramickými kondenzátory a to na výstupu měniče a i v místě napájených obvodů [42]. π -Filtr se připojuje na vstupu a výstupu DC/DC konvertoru pro minimalizaci šumových proudů. Filtr se skládá z dvou paralelních kondenzátorů a sériové indukčnosti.

9.1.4 Princip zapojení napájecího zdroje s DC/DC konvertorem SIM1-0512DTM

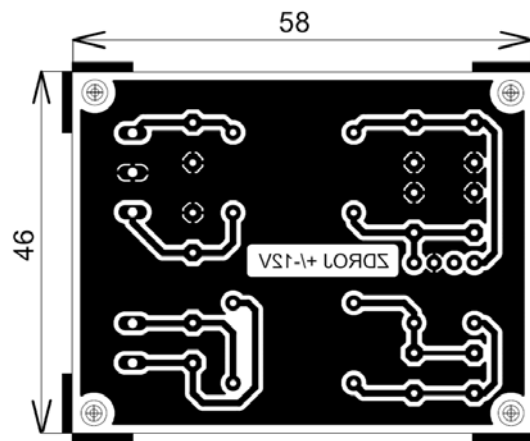
Schéma zdroje bylo nakresleno za pomoci programu Eagle verze 5.4 for Windows - light edition. Volně je program ke stažení na stránkách www.cadsoft.de. Tato verze programu Eagle je uvolněna pro nekomerční použití. Je možno ji využít pro osobní potřebu a pro libovolné vzdělávací projekty. Veškeré znalosti potřebné pro návrh DPS jsem čerpal z [28].



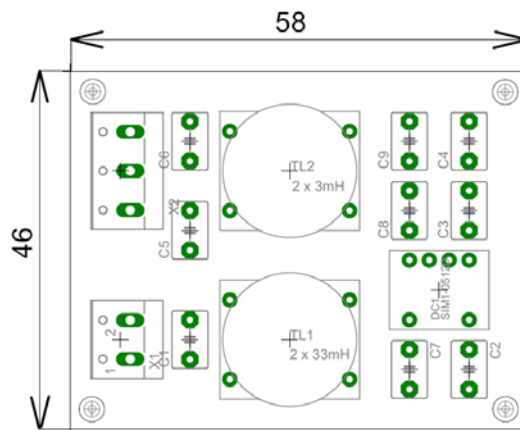
Obr. 34 Zdroj $\pm 12V$ DC/DC konvertor, převzato [40]

Na svorky zdroje X1-1 a X1-2 (strana vstupu DC/DC konvertoru) je přivedeno napětí $+5V$ z USB portu. Kondenzátory C1 a C2 společně s tlumivkou TL1 tvoří π - článek, který slouží jako filtrace stejnosměrného napětí z USB portu. Kondenzátor C7 slouží jako zkrat k zemi pro vysoké frekvence. Na výstupu z DC/DC konvertoru je naměřeno souměrné napětí $\pm 12V$, které je ošetřeno souměrným π - článkem sestávajícího se z kondenzátorů C3, C5 a jedním vinutím tlumivky TL2 na straně $+12V$ a kondenzátory C4, C6 a druhým vinutím tlumivky TL2. Kondenzátory C8 a C9 mají stejnou úlohu jako kondenzátor C7 na vstupu. Slouží ke svedení vysoké frekvence k zemi a zamezují tak zakmitávání obvodu. Při nezátíženém výstupu DC/DC konvertoru se naměřené napětí na svorkách X2 pohybuje okolo $\pm 15V$. Po připojení napájených obvodů se výstupní napětí na svorkách X2 sníží na požadovaných $\pm 12V$.

9.1.5 Deska plošných spojů, rozpis součástek



Obr. 35 DPS Zdroj $\pm 12V$ DC/DC konvertor, M 1:1



Obr. 36 Rozmístění součástek na DPS Zdroj DC/DC konvertor, M 1:1

Rozpis součástek:

DC1 - DC/DC konvertor SIM1 - 0512D

TL1 - tlumivka 2x 3mH

TL2 - tlumivka 2x 33mH

C1 - svitkový kondenzátor 1M

C2 - svitkový kondenzátor 1M

C3 - svitkový kondenzátor 1M

C4 - svitkový kondenzátor 1M

C5 - svitkový kondenzátor 1M

C6 - svitkový kondenzátor 1M

C7 - keramický kondenzátor 100n

C8 - keramický kondenzátor 100n

C9 - keramický kondenzátor 100n

svorka X1-1 - vstupní napětí z USB +5V

svorka X1-2 - zem z USB

svorka X2-1 - výstupní napětí +12V

svorka X2-2 - společná zem pro výstup

svorka X2-3 - výstupní napětí -12V

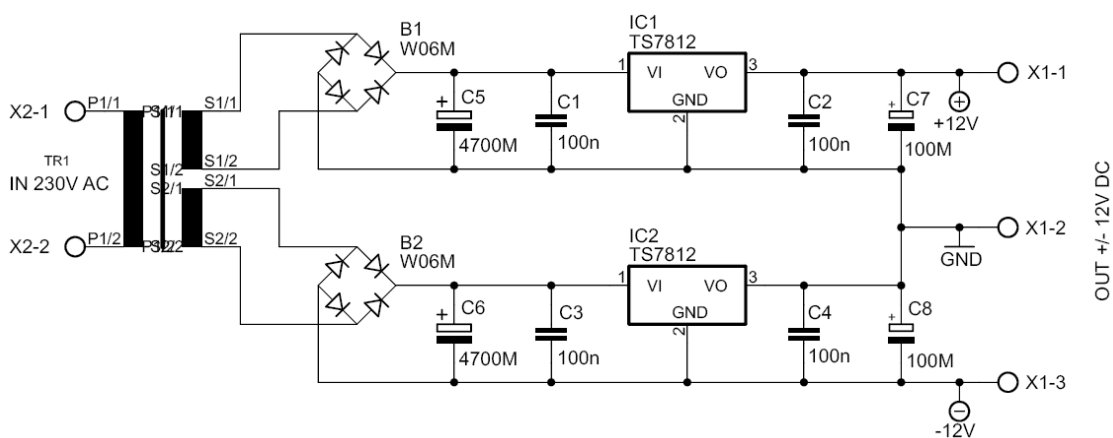
9.2 Zdroj souměrného napětí $\pm 12V$ se stabilizátory napětí 7812

9.2.1 Řešení napájecího zdroje se stabilizátory 7812

Toto řešení napájení čidla a dalších přídatných obvodů s převodem napětí $\sim 230 V$ na souměrné napětí $\pm 12 V$ nabízí možnost většího proudového zatížení. Při měření teploty je použito napětí $+5 V$ z USB rozhraní, v případě měření tepu se spotřeba zapojení zvýší nad únosnou proudovou mez $50 mA$. Pro měření tepu bude proto využito zdroje se stabilizátory napětí TS7812, které na výstupu mohou poskytnout proud až $1,5 A$.

9.2.2 Princip zapojení napájecího zdroje se stabilizátory TS7812

Použitý transformátor $230V/2 \times 20V$. Každé sekundární vinutí je vedeno na můstkový usměrňovač B1 a B2 v Graetzově provedení. Stabilizátory napětí IC1 a IC2 (TS7812) stabilizují napětí z můstkových usměrňovačů na $12V$.

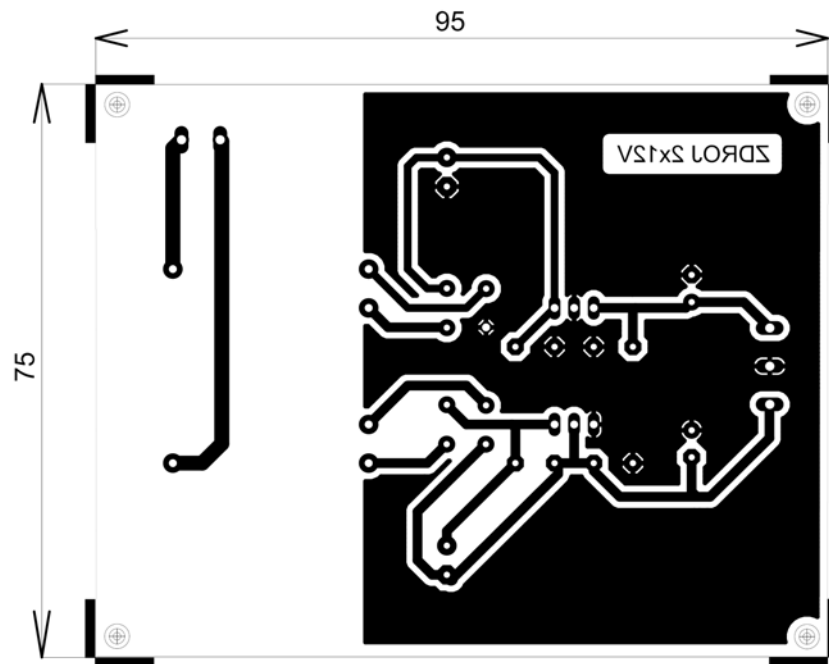


Obr. 37 Zdroj $\pm 12V$ se stabilizátory napětí 7812

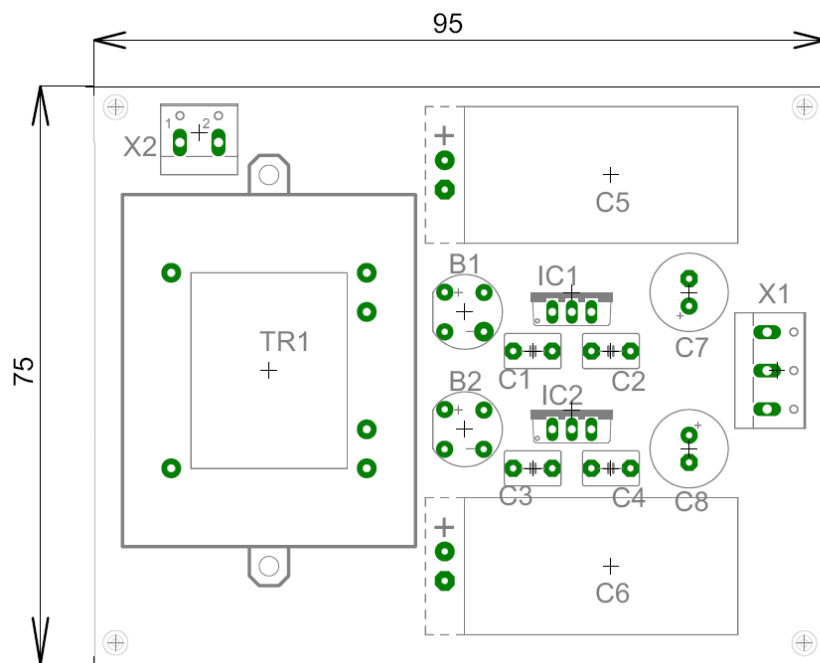
Kondenzátory C5, C6, C7 a C8 snižují zvlnění napětí. Tyto elektrolytické kondenzátory mají vlastní nežádoucí indukčnost, která může způsobit rozkmitání obvodů IC1 a IC2. Z tohoto důvodu jsou do obvodu zařazeny kondenzátory C1, C2, C3 a C4, které zamezují tomuto rozkmitání. Tyto kondenzátory je vhodné připojit co nejbližší k vývodům stabilizátorů TS7812. Na výstupní svorce X1-1 je napětí $+12V$ proti svorce X1-2 (GND) a na výstupní svorce X3-1 je napětí $-12V$ proti svorce X1-2 (GND).

9.2.3 Deska plošných spojů, rozpis součástek

Mezery mezi povrchovými spoji na DPS bez nepájevé masky jsou dle ČSN EN61010-1 pro stupeň znečištění 2 a pro napětí do $U_{ef} = 300 \text{ V}$ voleny 0,7 mm. Pro dvojitou nebo zesílenou izolaci 3,3 až 6,5 mm. Pro návrh plošných spojů byly zvoleny mezery pro nejméně příznivý případ.



Obr. 38 DPS zdroje $\pm 12\text{V}$ se stabilizátory napětí, M 1:1



Obr. 39 Rozmístění součástek na DPS zdroje $\pm 12\text{V}$ se stabilizátory napětí, M 1:1

Rozpis součástek

IC1 - stabilizátor TS7812

IC2 - stabilizátor TS7812

TR1 - transformátor 230V/2x15V

B1 - Graetzův můstek W06M

B2 - Graetzův můstek W06M

C1 - keramický kondenzátor 100n

C2 - keramický kondenzátor 100n

C3 - keramický kondenzátor 100n

C4 - keramický kondenzátor 100n

C5 - elektrolyt. kondenzátor 4700M

C6 - elektrolyt. kondenzátor 4700M

C7 - elektrolyt. kondenzátor 100M

C8 - elektrolyt. kondenzátor 100M

svorka X1-1 - výstup +12V

svorka X1-2 - výstup zem

svorka X1-3 - výstup -12V

svorka X2-1 - vstupní napětí 230V

svorka X2-2 - vstupní napětí 230V

10 Závěr

Náplní této bakalářské práce bylo navržení jednoduchého spolehlivého zařízení, které využívá výhod univerzálního měřicího USB modulu LabJack™. V práci byly podrobně popsány a na závěr kapitoly porovnány dva vybrané moduly LabJack U12™ a LabJack U3-HV™. Byly vybrány vhodné laboratorní úlohy pro aplikaci modulu LabJack™, měření tepu a měření teploty. V práci byla vytipována a realizována čidla, převodníky fyzikální veličiny na elektrickou. K aplikacím v úlohách byly navrženy dva způsoby možného napájení čidel a přidavných obvodů. Pro úlohu měření tepové frekvence bylo navrženo a realizováno optické čidlo, které pracuje na principu světelné závoře. Pro úlohu měření teploty bylo navrženo a realizováno čidlo využívající teplotní závislosti polovodiče na teplotě okolí. Pro úpravu signálu z čidel bylo vyvinuto a realizováno zapojení s přístrojovým zesilovačem PGA204™ a dolnoproustným filtrem MAX7400™. Signál byl po zpracování v modulu LabJack™ vyhodnocen v PC prostřednictvím softwaru eSimLab. Ke všem uvedeným zapojením byla zpracována kompletní technická dokumentace, která je v práci zveřejněna.

Hlavním cílem práce bylo navržení měřicího řetězce pro měření vybraných fyzikálních veličin s možností vyhodnocení naměřených údajů přes USB rozhraní v PC. Během vývoje a konstrukce měřicího řetězce bylo nutné navržené zapojení upravovat. Ne vždy navržené schéma splňovalo požadavky na kvalitu výstupního signálu. Jedna z nejzávažnějších technických obtíží nastala při konstrukci senzoru tepu. Během dne zapojení pracovalo spolehlivě, ve večerních hodinách docházelo k silnému zkreslování signálu. Na signál tepové frekvence se moduloval signál 100 Hz ze zářivkového osvětlení. Z tohoto důvodu byl senzor tepu umístěn do černé krabičky a do cesty signálu byl vřazen dolnoproustný filtr, který spolehlivě podobné nežádoucí signály potlačí. Všech cílů práce, které jsou uvedeny v úvodu bylo dosaženo. Navržená sestava může být použita ve školách při výuce fyziky, biologie, elektrotechniky nebo i v praxi pro řízení a automatizaci. Pro vybrané úlohy by bylo možné zařízení LabJack™ nahradit zapojením s PIC18F2455/2550/4455/4550, které také splňují požadavek na připojení měřicího řetězce přes USB rozhraní. Počet vstupů/výstupů zařízení LabJack™ je pro potřeby této práce nadstandardní a zapojení s PIC18F2455/2550/4455/4550 by přesněji kopírovalo požadavky na měření signálu a ovládání periferních zařízení. Vývoj takového zařízení by mohl být námětem pro následující závěrečnou práci.

11 Použitá literatura

- [1] ĎAĎO S., KREIDL M., Měřicí převodníky fyzikálních veličin – vydavatelství ČVUT v Praze, srpen 1981 dotisk, číslo publikace 4043
- [2] VEDRAL J., FISHER J., Elektronické obvody pro měřící techniku - vydavatelství ČVUT Praha 2004, ISBN 80-01-02966-2
- [3] HAASZ V., SEDLÁČEK M, Elektrická měření přístroje a metody – vydavatelství ČVUT 1998, ISBN 80-01-02731-7
- [4] HAASZ V., ROZTOČIL J., NOVÁK J., Číslicové měřící systémy - vydavatelství ČVUT Praha 2000, ISBN80-01-02219-6
- [5] <http://labjack.com/> - úvodní stránka výrobce modulů LabJack (platné k 28.3.2010)
- [6] <http://labjack.com/u12> (17.8.2009)
- [7] <http://labjack.com/u3> (17.8.2009)
- [8] <http://labjack.com/u6> (17.8.2009)
- [9] <http://labjack.com/ue9> (17.8.2009)
- [10] <http://labjack.com/catalog/u12-ph> - OEM verze karty U12TM (platné k 15.9.2009)
- [11] <http://labjack.com/support/u12/users-guide> - uživatelská příručka (21.8.2009)
- [12] <http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en010172> - datasheet obvodu PIC16C765 (20.1.2010)
- [13] <http://www.ramtron.com/products/nonvolatile-memory/serial-product.aspx?id=62> - datasheet obvodu FM25640 (25.1.2010)
- [14] <http://focus.ti.com/docs/prod/folders/print/ads7870.html> - datasheet obvodu ADS7870EA (27.1.2010)
- [15] <http://www.analog.com/en/audiovideo-products/audio-amplifiers/ad8542/products/product.html> - datasheet obvodu AD8542 (30.1.2010)
- [16] <http://hw.cz/search/node/labjack>- stránky distributora LabJackTM (11.4.2010)
- [17] <http://labjack.com/support/u3/users-guide> - uživatelská příručka (17.10.2009)
- [18] http://www.freescale.com/files/microcontrollers/doc/ref_manual/S12SPIV3.pdf - SPI Block Guide V03.06, Freescale Semiconductor (30.1.2010)
- [19] KAINKA B., BERNDT H. J., Využití rozhraní PC pod Windows nakladatelství HEL české vydání 2000, ISBN 80-86167-13-5 1
- [20] <http://focus.ti.com/docs/prod/folders/print/tlv274.html> - datasheet obvodu TLV274 [13] (2.2.2010)

- [21] <http://www.alldatasheet.com/datasheet-pdf/pdf/142602/ETC/C8051F340.html> - datasheet obvodu C8051F340 (30.1.2010)
- [22] <http://www.analog.com/en/audiovideo-products/audio-amplifiers/ad8544/products/product.html> - datasheet obvodu AD8544 (1.2.2010)
- [23] <http://labjack.com/catalog/u3-hv-oem> - OEM verze karty U3-HV (7.1.2010)
- [24] <http://esimlab.web-cd.net> - stránky SW eSimLab (5.9.2009)
- [25] TOUŠEK F. A KOLEKTIV, Srdeční infarkt, příčiny, léčba, prevence - nakladatelství Dona, České Budějovice 1994, ISBN 80-85463-33-4
- [26] [http://www.nxp.com/#/page/content=\[f=/dynamic/datasheets/tid-71100/data.xml\]](http://www.nxp.com/#/page/content=[f=/dynamic/datasheets/tid-71100/data.xml]) - oddíl switching diodes, datasheet diody 1n4148 (6.1.2010)
- [27] <http://focus.ti.com/docs/prod/folders/print/opa177.html> - datasheet obvodu OPA177 (1.4.2010)
- [28] PLÍVA Z., Eagle prakticky - nakladatelství BEN, 1. dotisk, 1. vydání 2009
- [29] HORÁK Z., Praktická fyzika - státní nakladatelství technické literatury Praha 1958, typové číslo L11-B3-5-I1/1151
- [30] <http://focus.ti.com/docs/prod/folders/print/tl072.html> - datasheet obvodu TL072 (1.4.2010)
- [31] HUSÁK M. A KOLEKTIV, Senzory v lékařství - vydalo ČVUT 2008 ISBN 978-80-01-03611-2
- [32] Uživatelská příručka k osciloskopu DS-1150C
- [33] DOSTÁL J., Operační zesilovače, BEN – technická literatura 1. vydání Praha 2005 ISBN 80-7300-049-0
- [34] DOLEČEK J., Operační zesilovače a komparátory, BEN – technická literatura 1. vydání Praha 2007, ISBN 978-80-7300-187-2
- [35] PUNČOCHÁŘ J., Operační zesilovače v elektrotechnice - vydavatelství BEN 5. vydání, 1 dotisk 2005, ISBN 80-7300-059-8
- [36] <http://focus.ti.com/docs/prod/folders/print/pga204.html> - datasheet obvodů PGA204/205 (7.12.2009)
- [37] http://www.maxim-ic.com/quick_view2.cfm/qv_pk/1899 - datasheet obvodu MAX7400 (14. 12. 2009)
- [38] SVOBODA P., citace z diplomové práce Metody analýzy EEG aktivity <http://filip.fd.cvut.cz/documents.php?UDoc=13&PHPSESSID=6a5c7eb2fc8f94f1d3180c9c0aaf942b> (27.12.2009)

- [39] MATOUŠEK D., USB prakticky s obvody FTDI - nakladatelství BEN 2003, ISBN 80-7300-103-9
- [40] <http://www.alldatasheet.com/datasheet-pdf/pdf/140185/ETC/SIM1-0512D-DIL8.html> / datasheet obvodu SIM1-0512D (1.4.2010)
- [41] DC-DC CONVERTERS, AC-DC POWER SUPPLIES - Selection Guide 2009/2010 (získáno od společnosti AMTEK)
- [42] KREJČIŘÍK. A, DC/DC měniče - nakladatelství BEN 2001, ISBN 80-7300-045-8



**PGA204
PGA205**

Programmable Gain INSTRUMENTATION AMPLIFIER

FEATURES

- DIGITALLY PROGRAMMABLE GAIN:
 - PGA204: $G=1, 10, 100, 1000V/V$
 - PGA205: $G=1, 2, 4, 8V/V$
- LOW OFFSET VOLTAGE: $50\mu V$ max
- LOW OFFSET VOLTAGE DRIFT: $0.25\mu V/^\circ C$
- LOW INPUT BIAS CURRENT: $2nA$ max
- LOW QUIESCENT CURRENT: $5.2mA$ typ
- NO LOGIC SUPPLY REQUIRED
- 16-PIN PLASTIC DIP, SOL-16 PACKAGES

APPLICATIONS

- DATA ACQUISITION SYSTEM
- GENERAL PURPOSE ANALOG BOARDS
- MEDICAL INSTRUMENTATION

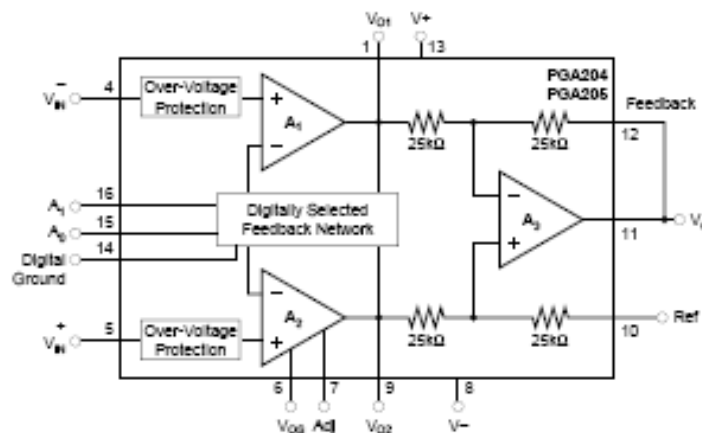
DESCRIPTION

The PGA204 and PGA205 are low cost, general purpose programmable-gain instrumentation amplifiers offering excellent accuracy. Gains are digitally selected: PGA204—1, 10, 100, 1000, and PGA205—1, 2, 4, 8V/V. The precision and versatility, and low cost of the PGA204 and PGA205 make them ideal for a wide range of applications.

Gain is selected by two TTL or CMOS-compatible address lines, A_0 and A_1 . Internal input protection can withstand up to $\pm 40V$ on the analog inputs without damage.

The PGA204 and PGA205 are laser trimmed for very low offset voltage ($50\mu V$), drift ($0.25\mu V/^\circ C$) and high common-mode rejection ($115dB$ at $G=1000$). They operate with power supplies as low as $\pm 4.5V$, allowing use in battery operated systems. Quiescent current is $5mA$.

The PGA204 and PGA205 are available in 16-pin plastic DIP, and SOL-16 surface-mount packages, specified for the $-40^\circ C$ to $+85^\circ C$ temperature range.



International Airport Industrial Park • Mailing Address: PO Box 11400 • Tucson, AZ 85734 • Street Address: 6780 S. Tucson Blvd. • Tucson, AZ 85706
Tel: (520) 746-1111 • Fax: 110-452-1111 • Cable: BURRCORP • Telex: 066-4491 • FAX: (520) 891-1514 • Immediate Product Info: (810) 548-6132

SPECIFICATIONS

ELECTRICAL

PGA204 G=1, 10, 100, 1000V/V

At $T_A = +25^\circ\text{C}$, $V_D = \pm 15\text{V}$, and $R_D = 2\text{k}\Omega$ unless otherwise noted.

PARAMETER	CONDITIONS	PGA204BP, BU			PGA204AP, AU			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
INPUT								
Offset Voltage, R_{Ti} vs Temperature	$T_A = +25^\circ\text{C}$ $T_A = T_{MIN}$ to T_{MAX} $V_D = \pm 4.5\text{V}$ to $\pm 18\text{V}$		$\pm 10 + 20/G$ $\pm 0.1 + 0.5/G$ $0.5 + 2/G$	$\pm 50 + 100/G$ $\pm 0.25 + 5/G$ $3 + 10/G$		$\pm 25 + 30/G$ $\pm 0.25 + 5/G$ *	$\pm 125 + 500/G$ $\pm 1 + 10/G$ *	μV $\mu\text{V}/^\circ\text{C}$ $\mu\text{V}/\text{V}$
Long-Term Stability			$\pm 0.2 + 0.5/G$			*	*	$\mu\text{V}/\text{mo}$
Impedance, Differential			$10^{(9)}\Omega$			*	*	Ω pF
Common-Mode			$10^{(9)}\Omega$			*	*	Ω pF
Input Common-Mode Range	$V_D = 0\text{V}$ (see text)	± 10.5	± 12.7		*	*	*	V
Safe Input Voltage				± 40			*	V
Common-Mode Rejection	$V_{CM} = \pm 10\text{V}$, $\Delta R_D = 1\text{k}\Omega$							
	G=1	80	99		75	90		dB
	G=10	95	114		90	106		dB
	G=100	110	123		106	110		dB
	G=1000	115	123		106	110		dB
BIAS CURRENT								
vs Temperature			± 0.5	± 2		*	± 5	nA
Offset Current			± 8			*	*	$\text{pA}/^\circ\text{C}$
vs Temperature			± 0.5	± 2		*	*	nA
			± 8			*	*	$\text{pA}/^\circ\text{C}$
NOISE , Voltage, $R_{Ti}^{(1)}$								
f=10Hz	$G \geq 100$, $R_D = 2\text{k}\Omega$		16			*		$\text{nV}/\sqrt{\text{Hz}}$
f=100Hz	$G \geq 100$, $R_D = 2\text{k}\Omega$		13			*		$\text{nV}/\sqrt{\text{Hz}}$
f=1kHz	$G \geq 100$, $R_D = 2\text{k}\Omega$		13			*		$\text{nV}/\sqrt{\text{Hz}}$
f _g =0.1Hz to 10Hz	$G \geq 100$, $R_D = 2\text{k}\Omega$		0.4			*		mV/p
Noise Current								
f=10Hz			0.4			*		$\text{pA}/\sqrt{\text{Hz}}$
f=1kHz			0.2			*		$\text{pA}/\sqrt{\text{Hz}}$
f _g =0.1Hz to 10Hz			18			*		pA/p
GAIN , Error								
	G=1		± 0.005	± 0.024		*	± 0.05	%
	G=10		± 0.01	± 0.024		*	± 0.05	%
	G=100		± 0.01	± 0.024		*	± 0.05	%
	G=1000		± 0.02	± 0.05		*	± 0.1	%
Gain vs Temperature	G=1 to 1000		± 2.5	± 10		*	*	$\text{ppm}/^\circ\text{C}$
Nonlinearity	G=1		± 0.0004	± 0.001		*	± 0.002	% of FSR
	G=10		± 0.0004	± 0.002		*	± 0.004	% of FSR
	G=100		± 0.0004	± 0.002		*	± 0.004	% of FSR
	G=1000		± 0.0008	± 0.01		*	± 0.02	% of FSR
OUTPUT								
Voltage, Positive ⁽²⁾	$I_D = 5\text{mA}$, T_{MIN} to T_{MAX}	(V+) - 1.5	(V+) - 1.3		*	*		V
Negative ⁽²⁾	$I_D = 5\text{mA}$, T_{MIN} to T_{MAX}	(V-) + 1.5	(V-) + 1.3		*	*		V
Load Capacitance Stability			1000			*		pF
Short Circuit Current			+23 - 17			*		mA
FREQUENCY RESPONSE								
Bandwidth, -3dB	G=1		1			*		MHz
	G=10		80			*		kHz
	G=100		10			*		kHz
	G=1000		1			*		kHz
Slew Rate	$V_D = \pm 10\text{V}$, G=10	0.3	0.7		*	*		V/ μs
Settling Time ⁽³⁾ , 0.1%	G=1		22			*		μs
	G=10		23			*		μs
	G=100		100			*		μs
	G=1000		1000			*		μs
	G=1		23			*		μs
	G=10		28			*		μs
	G=100		140			*		μs
	G=1000		1300			*		μs
Overload Recovery	50% Overdrive		70			*		μs
DIGITAL LOGIC								
Digital Ground Voltage, V_{DG}		V-		(V+) - 4	*	*	*	V
Digital Low Voltage		V-		$V_{DG} + 0.8\text{V}$	*	*	*	V
Digital Input Current			1		*	*	*	μA
Digital High Voltage		$V_{DG} + 2$		V+	*	*	*	V
POWER SUPPLY , Voltage								
Current	$V_D = 0\text{V}$	± 4.5	± 15 $+5.2 - 4.2$	± 18 ± 6.5	*	*	*	V mA
TEMPERATURE RANGE								
Specification		-40		+85	*	*	*	$^\circ\text{C}$
Operating		-40		+125	*	*	*	$^\circ\text{C}$
θ_{JA}			80		*	*	*	$^\circ\text{C}/\text{W}$

* Specification same as PGA204BP.

NOTES: (1) Input-referred noise voltage varies with gain. See typical curves. (2) Output voltage swing is tested for $\pm 10\text{V}$ min on $\pm 11.4\text{V}$ power supplies. (3) Includes time to switch to a new gain.

BURR-BROWN



PGA204/205

SPECIFICATIONS

ELECTRICAL

PGA205 G=1, 2, 4, 8V/V

At $T_A = +25^\circ\text{C}$, $V_{DD} = \pm 1.5\text{V}$, and $R_L = 2\text{k}\Omega$ unless otherwise noted.

PARAMETER	CONDITIONS	PGA205BP, BU			PGA205AP, AU			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
INPUT								
Offset Voltage, RTI vs Temperature	$T_A = +25^\circ\text{C}$ $T_A = T_{MIN}$ to T_{MAX} $V_{DD} = \pm 4.5\text{V}$ to $\pm 15\text{V}$		$\pm 10 \pm 20/\text{G}$ $\pm 0.1 \pm 0.5/\text{G}$ $0.5 \pm 2/\text{G}$	$\pm 50 \pm 100/\text{G}$ $\pm 0.25 \pm 5/\text{G}$ $3 \pm 10/\text{G}$		$\pm 25 \pm 30/\text{G}$ $\pm 0.25 \pm 5/\text{G}$ *	$\pm 125 \pm 500/\text{G}$ $\pm 1 \pm 10/\text{G}$ *	μV $\mu\text{V}/^\circ\text{C}$ $\mu\text{V}/\text{V}$
Long-Term Stability			$\pm 0.2 \pm 0.5/\text{G}$			*	*	$\mu\text{V}/\text{mo}$
Impedance, Differential			$10^{(9)}\ 6$			*	*	$\Omega\ \text{pF}$
Common-Mode Input Common-Mode Range	$V_{CM} = 0\text{V}$ (see text)	± 10.5	$10^{(9)}\ 6$ ± 12.7		*	*	*	$\Omega\ \text{pF}$ V
Safe Input Voltage				± 40			*	V
Common-Mode Rejection	$V_{CM} = \pm 10\text{V}$, $\Delta R_L = 1\text{k}\Omega$							
	G=1	80	94		75	88		dB
	G=2	85	100		80	94		dB
	G=4	90	106		85	100		dB
	G=8	95	112		88	106		dB
BIAS CURRENT								
vs Temperature			± 0.5	± 2		*	± 5	nA
Offset Current			± 8			*	*	$\text{pA}/^\circ\text{C}$
vs Temperature			± 0.5	± 2		*	*	nA
			± 8			*	*	$\text{pA}/^\circ\text{C}$
Noise Voltage, RTI⁽¹⁾								
f=10Hz	G=8, $R_L = 0\Omega$		19			*		$\text{nV}/\sqrt{\text{Hz}}$
f=100Hz	G=8, $R_L = 0\Omega$		15			*		$\text{nV}/\sqrt{\text{Hz}}$
f=1kHz	G=8, $R_L = 0\Omega$		15			*		$\text{nV}/\sqrt{\text{Hz}}$
f _{3dB} =0.1Hz to 10Hz	G=8, $R_L = 0\Omega$		0.5			*		$\mu\text{V}/\text{p-p}$
Noise Current								
f=10Hz			0.4			*		$\text{pA}/\sqrt{\text{Hz}}$
f=1kHz			0.2			*		$\text{pA}/\sqrt{\text{Hz}}$
f _{3dB} =0.1Hz to 10Hz			18			*		$\text{pA}/\text{p-p}$
GAIN, Error								
	G=1		± 0.005	± 0.024		*	± 0.05	%
	G=2		± 0.01	± 0.024		*	± 0.05	%
	G=4		± 0.01	± 0.024		*	± 0.05	%
	G=8		± 0.01	± 0.024		*	± 0.05	%
Gain vs Temperature	G=1 to 8		± 2.5	± 10		*	*	$\text{ppm}/^\circ\text{C}$
Nonlinearity	G=1		± 0.00024	± 0.001		*	± 0.002	% of FSR
	G=2		± 0.00024	± 0.002		*	± 0.004	% of FSR
	G=4		± 0.00024	± 0.002		*	± 0.004	% of FSR
	G=8		± 0.00024	± 0.002		*	± 0.004	% of FSR
OUTPUT								
Voltage, Positive ⁽²⁾	$I_O = 5\text{mA}$, T_{MIN} to T_{MAX}	(V+)-1.5	(V+)-1.3		*	*		V
Negative ⁽²⁾	$I_O = -5\text{mA}$, T_{MIN} to T_{MAX}	(V-)+1.5	(V-)+1.3		*	*		V
Load Capacitance Stability			1000			*		pF
Short Circuit Current			+23/-17			*		mA
FREQUENCY RESPONSE								
Bandwidth, -3dB	G=1		1			*		MHz
	G=2		400			*		kHz
	G=4		200			*		kHz
	G=8		100			*		kHz
Slew Rate	$V_{DD} = \pm 10\text{V}$, G=8	0.3	0.7		*	*		V/ μs
Settling Time ⁽³⁾ , 0.1%	G=1		22			*		μs
	G=2		22			*		μs
	G=4		23			*		μs
	G=8		23			*		μs
0.01%	G=1		23			*		μs
	G=2		23			*		μs
	G=4		25			*		μs
	G=8		28			*		μs
Overload Recovery	50% overdrive		70			*		μs
DIGITAL LOGIC INPUTS								
Digital Ground Voltage, V_{DG}		V-		(V+)-4	*	*	*	V
Digital Low Voltage		V-		$V_{DD} + 0.8\text{V}$	*	*	*	V
Digital Low Current			1			*	*	μA
Digital High Voltage		$V_{DD} + 2$		V+	*	*	*	V
POWER SUPPLY, Voltage								
Current	$V_{BI} = 0\text{V}$	± 4.5	± 15 $+5.2/-4.2$	± 18 ± 6.5	*	*	*	V mA
TEMPERATURE RANGE								
Specification		-40		+85	*	*	*	$^\circ\text{C}$
Operating		-40		+125	*	*	*	$^\circ\text{C}$
θ_{JA}			80			*	*	$^\circ\text{C}/\text{W}$

* Specification same as PGA204BP.

NOTES: (1) Input-referred noise voltage varies with gain. See typical curves. (2) Output voltage swing is tested for $\pm 10\text{V}$ min on $\pm 11.4\text{V}$ power supplies. (3) Includes time to switch to a new gain.

PACKAGE INFORMATION

MODEL	PACKAGE	PACKAGE DRAWING NUMBER(1)
PGA204AP	16-Pin Plastic DIP	180
PGA204BP	16-Pin Plastic DIP	180
PGA204AU	SOL-16 Surface Mount	211
PGA204BU	SOL-16 Surface Mount	211
PGA205AP	16-Pin Plastic DIP	180
PGA205BP	16-Pin Plastic DIP	180
PGA205AU	SOL-16 Surface Mount	211
PGA205BU	SOL-16 Surface Mount	211

NOTE: (1) For detailed drawing and dimension table, please see end of data sheet, or Appendix D of Burr-Brown IC Data Book.

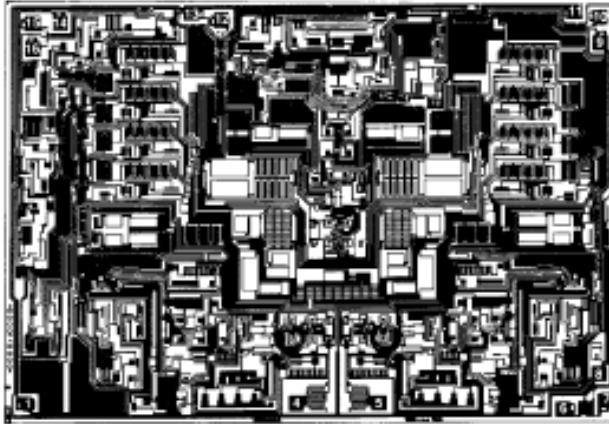
ABSOLUTE MAXIMUM RATINGS

Supply Voltage	±18V
Analog Input Voltage Range	±40V
Logic Input Voltage Range	$\pm V_{DD}$
Output Short-Circuit (to ground)	Continuous
Operating Temperature	-40°C to +125°C
Storage Temperature	-40°C to +125°C
Junction Temperature	+150°C
Lead Temperature (soldering -10s)	+300°C

ORDERING INFORMATION

MODEL	GAINS	PACKAGE	TEMPERATURE RANGE
PGA204AP	1, 10, 100, 1000V/V	16-Pin Plastic DIP	-40 to +85°C
PGA204BP	1, 10, 100, 1000V/V	16-Pin Plastic DIP	-40 to +85°C
PGA204AU	1, 10, 100, 1000V/V	SOL-16 Surface-Mount	-40 to +85°C
PGA204BU	1, 10, 100, 1000V/V	SOL-16 Surface-Mount	-40 to +85°C
PGA205AP	1, 2, 4, 8V/V	16-Pin Plastic DIP	-40 to +85°C
PGA205BP	1, 2, 4, 8V/V	16-Pin Plastic DIP	-40 to +85°C
PGA205AU	1, 2, 4, 8V/V	SOL-16 Surface-Mount	-40 to +85°C
PGA205BU	1, 2, 4, 8V/V	SOL-16 Surface-Mount	-40 to +85°C

DICE INFORMATION



PGA204/205 DIE TOPOGRAPHY

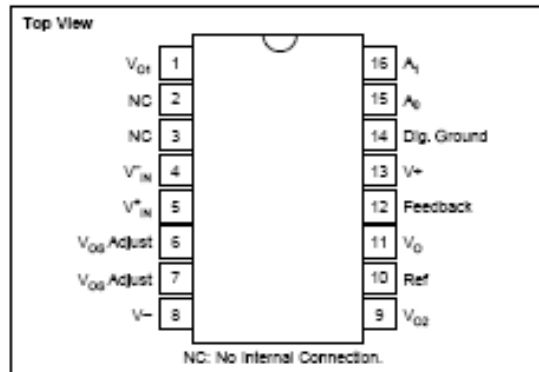
PAD	FUNCTION	PAD	FUNCTION
1	V_{O1}	9	V_{O2}
2	—	10	Ref
3	—	11	V_O
4	V_{IN}^-	12	Feedback
5	V_{IN}^+	13	V_{-}
6	V_{O2} Adj	14	Dig. Ground
7	V_{O1} Adj	15	A_0
8	V_{-}	16	A_1

Substrate Bias: Internally connected to V_{-} power supply.

MECHANICAL INFORMATION

	MILS (0.001")	MILLIMETERS
Die Size	186 x 130 ±5	4.72 x 3.30 ±0.13
Die Thickness	20 ±3	0.51 ±0.08
Min. Pad Size	4 x 4	0.1 x 0.1
Backing		Gold

PIN CONFIGURATION



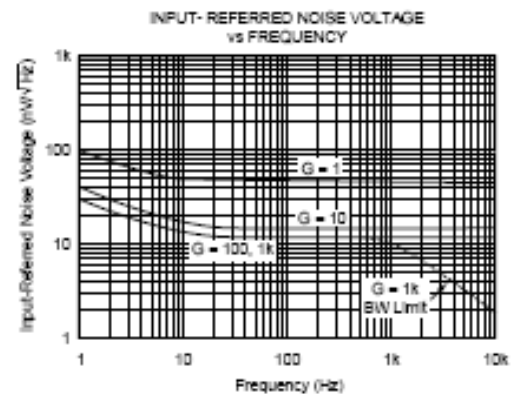
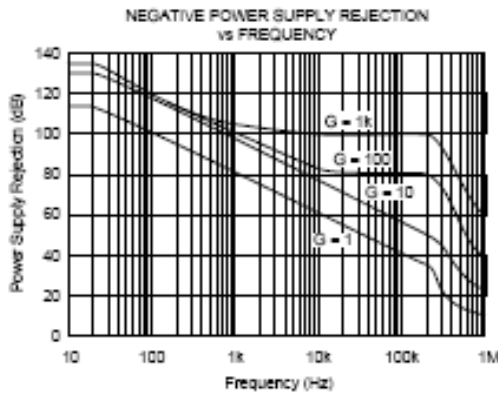
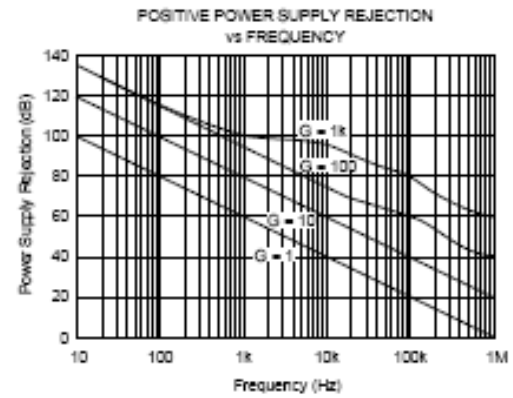
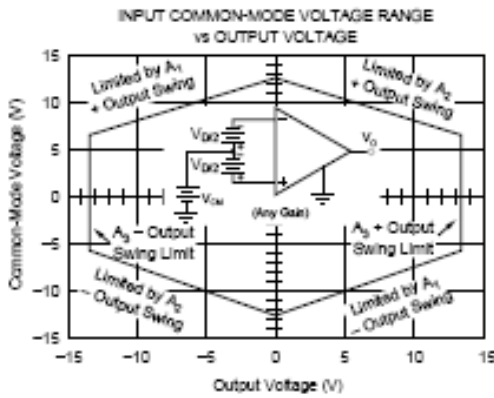
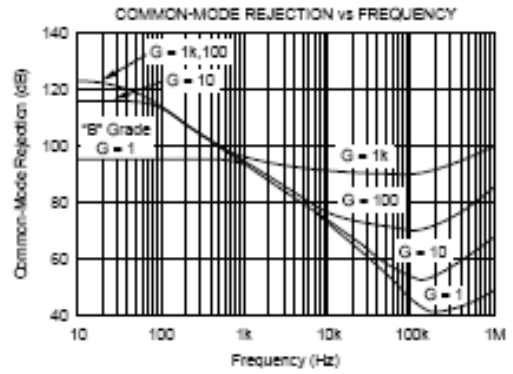
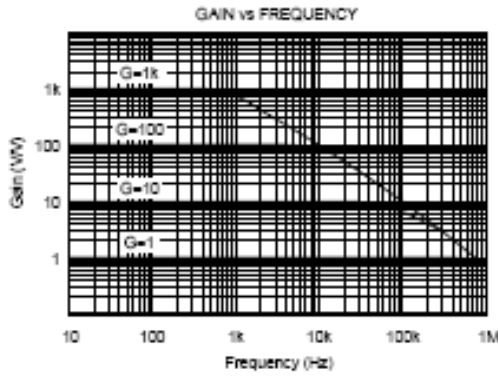
ELECTROSTATIC DISCHARGE SENSITIVITY

This integrated circuit can be damaged by ESD. Burr-Brown recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

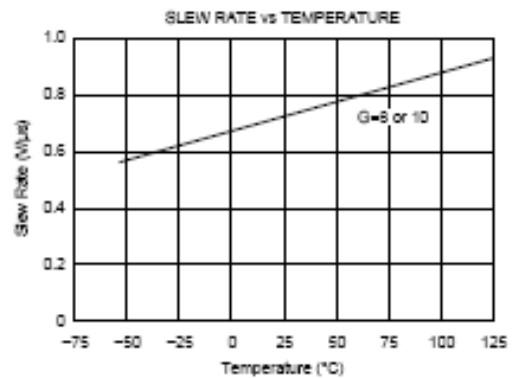
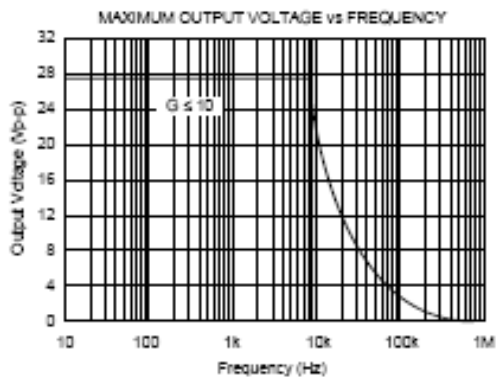
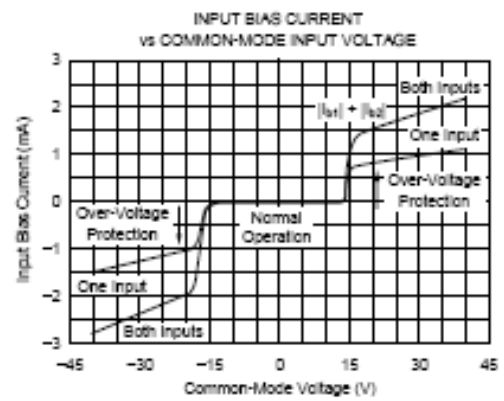
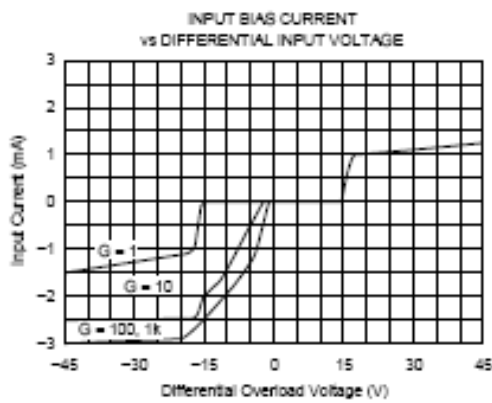
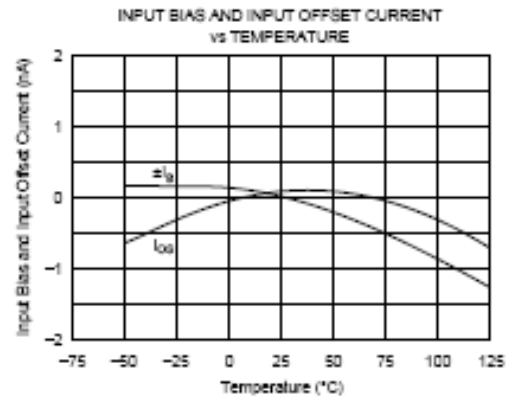
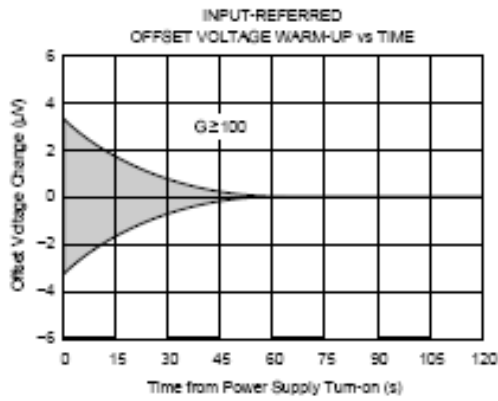
TYPICAL PERFORMANCE CURVES

At $T_A = +25^\circ\text{C}$, and $V_{CC} = \pm 15\text{V}$, unless otherwise noted.



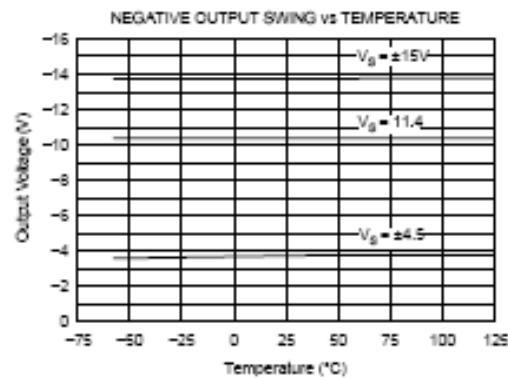
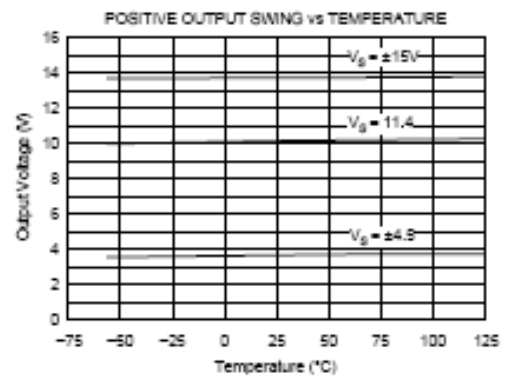
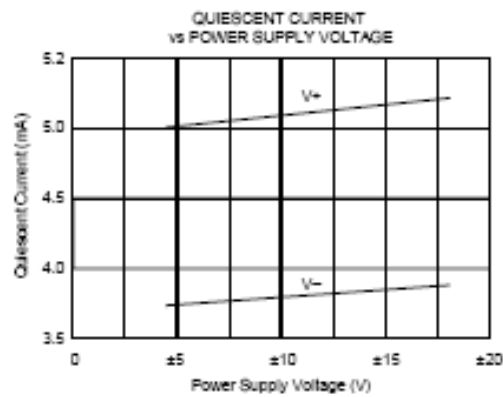
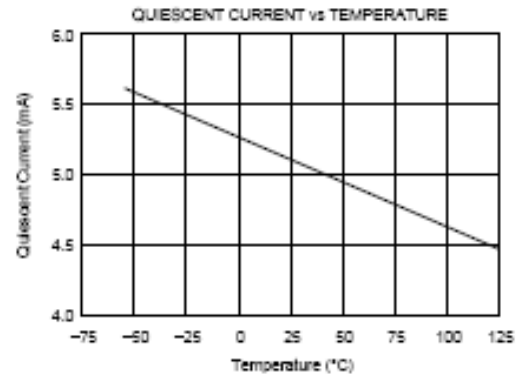
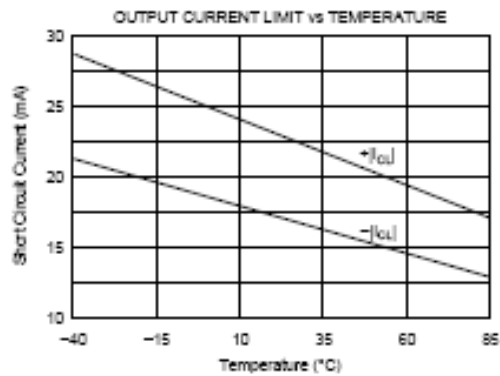
TYPICAL PERFORMANCE CURVES (CONT)

At $T_A = +25^\circ\text{C}$, and $V_D = \pm 15\text{V}$, unless otherwise noted.



TYPICAL PERFORMANCE CURVES (CONT)

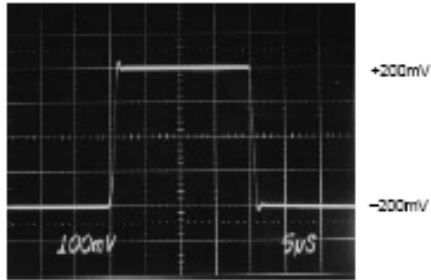
At $T_A = +25^\circ\text{C}$, and $V_S = \pm 15\text{V}$, unless otherwise noted.



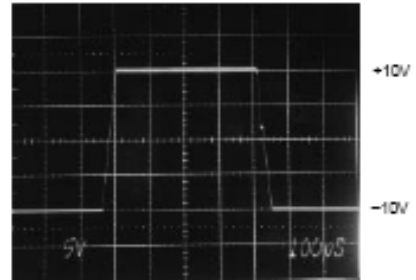
TYPICAL PERFORMANCE CURVES (CONT)

At $T_A = +25^\circ\text{C}$, and $V_G = \pm 15\text{V}$, unless otherwise noted.

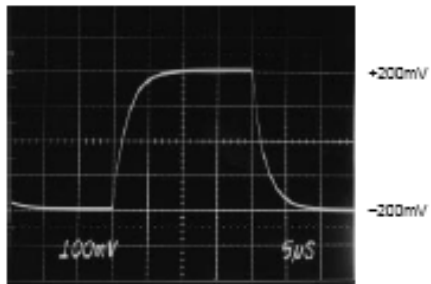
SMALL-SIGNAL RESPONSE, $G = 1$



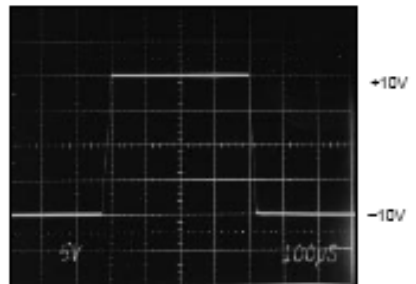
LARGE-SIGNAL RESPONSE, $G = 1$



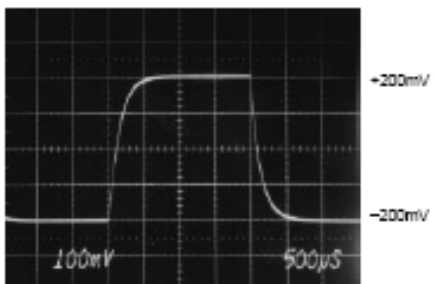
SMALL-SIGNAL RESPONSE, $G = 10$



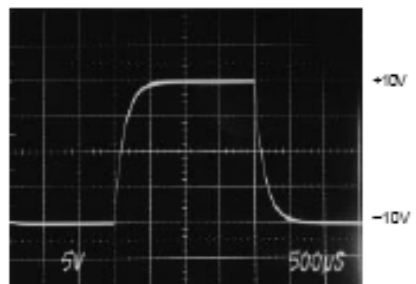
LARGE-SIGNAL RESPONSE, $G = 10$



SMALL-SIGNAL RESPONSE, $G = 1000$

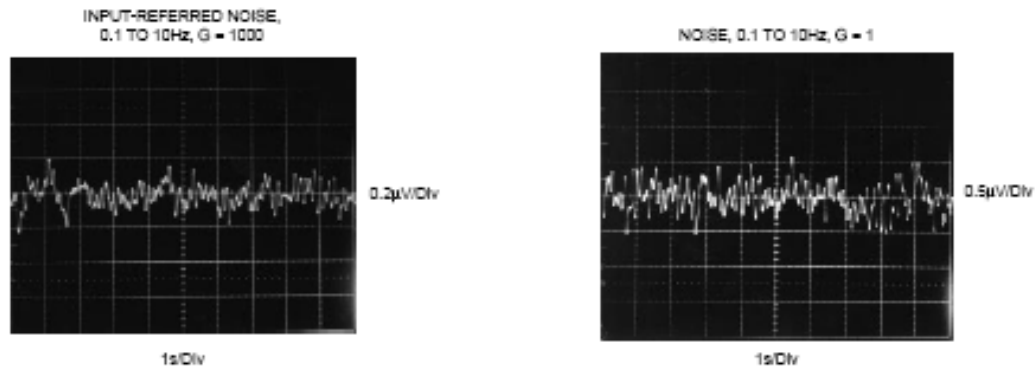


LARGE-SIGNAL RESPONSE, $G = 1000$



TYPICAL PERFORMANCE CURVES (CONT)

At $T_A = +25^\circ\text{C}$, and $V_S = \pm 15\text{V}$, unless otherwise noted.



APPLICATION INFORMATION

Figure 1 shows the basic connections required for operation of the PGA204/205. Applications with noisy or high impedance power supplies may require decoupling capacitors close to the device pins as shown.

The output is referred to the output reference (Ref) terminal which is normally grounded. This must be a low-impedance connection to assure good common-mode rejection. A resistance of 5Ω in series with the Ref pin will cause a typical device to degrade to approximately 80dB CMR ($G=1$).

The PGA204/205 has an output feedback connection (pin 12). Pin 12 must be connected to the output terminal (pin 11) for proper operation. The output Feedback connection can

be used to sense the output voltage directly at the load for best accuracy.

DIGITAL INPUTS

The digital inputs A_0 and A_1 select the gain according to the logic table in Figure 1. Logic "1" is defined as a voltage greater than 2V above digital ground potential (pin 14). Digital ground can be connected to any potential from the V^- power supply to 4V less than V^+ . Digital ground is normally connected to ground. The digital inputs interface directly CMOS and TTL logic components.

Approximately $1\mu\text{A}$ flows out of the digital input pins when a logic "0" is applied. Logic input current is nearly zero with a logic "1" input. A constant current of approximately

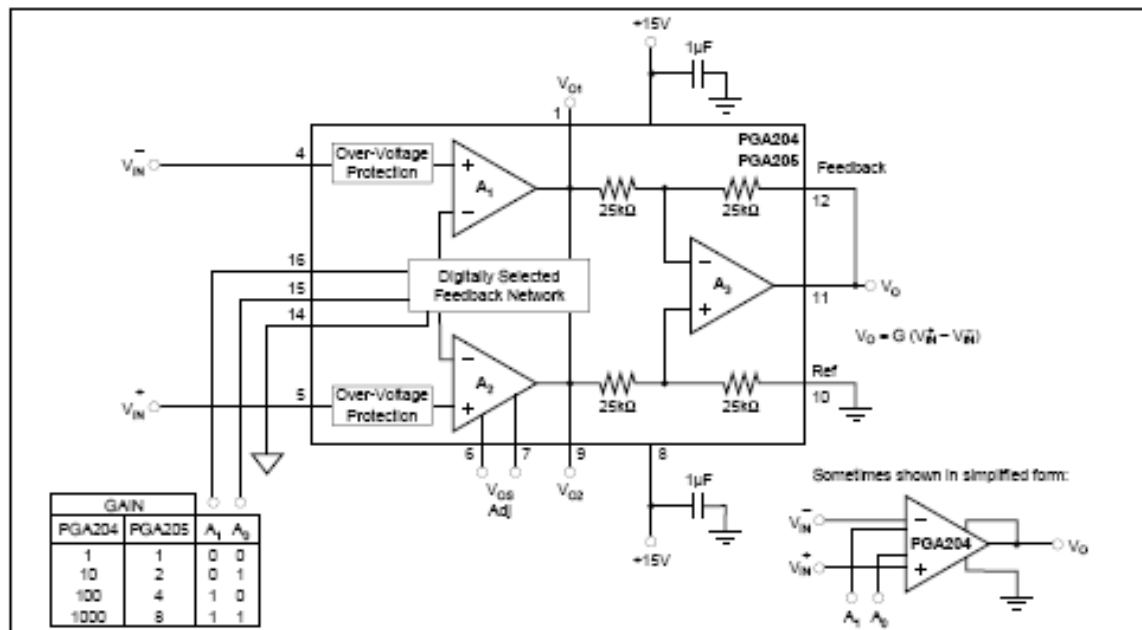


FIGURE 1. Basic Connections.

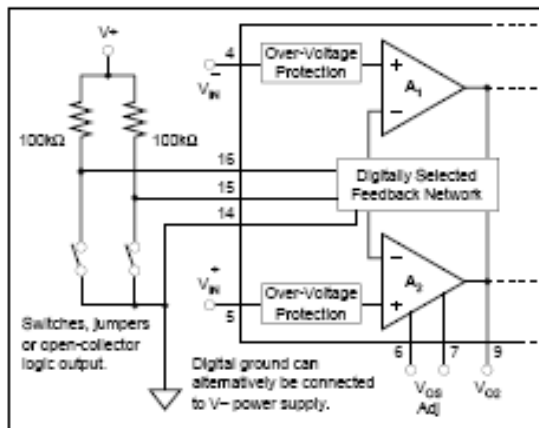


FIGURE 2. Switch or Jumper-Selected Digital Inputs.

1.3mA flows in the digital ground pin. It is good practice to return digital ground through a separate connection path so that analog ground is not affected by the digital ground current.

The digital inputs, A_0 and A_1 , are not latched; a change in logic inputs immediately selects a new gain. Switching time of the logic is approximately 1 μ s. The time to respond to gain change is effectively the time it takes the amplifier to settle to a new output voltage in the newly selected gain (see settling time specifications).

Many applications use an external logic latch to access gain control data from a high speed data bus (see Figure 7). Using an external latch isolates the high speed digital bus from sensitive analog circuitry. Locate the latch circuitry as far as practical from analog circuitry.

Some applications select gain of the PGA204/205 with switches or jumpers. Figure 2 shows pull-up resistors connected to assure a noise-free logic "1" when the switch, jumper or open-collector logic is open or off. Fixed-gain applications can connect the logic inputs directly to V_+ or V_- (or other valid logic level); no resistor is required.

OFFSET VOLTAGE

Voltage offset of the PGA204/205 consists of two components—input stage offset and output stage offset. Both components are specified in the specification table in equation form:

$$V_{OS} = V_{OSI} + V_{OSO} / G \quad (1)$$

where:

V_{OS} total is the combined offset, referred to the input.

V_{OSI} is the offset voltage of the input stage, A_1 and A_2 .

V_{OSO} is the offset voltage of the output difference amplifier, A_3 .

V_{OSI} and V_{OSO} do not change with gain. The composite offset voltage V_{OS} changes with gain because of the gain term in equation 1. Input stage offset dominates in high gain ($G \geq 100$); both sources of offset may contribute at low gain ($G = 1$ to 10).

OFFSET TRIMMING

Both the input and output stages are laser trimmed for very low offset voltage and drift. Many applications require no external offset adjustment.

Figure 3 shows an optional input offset voltage trim circuit. This circuit should be used to adjust only the input stage offset voltage of the PGA204/205. Do this by programming

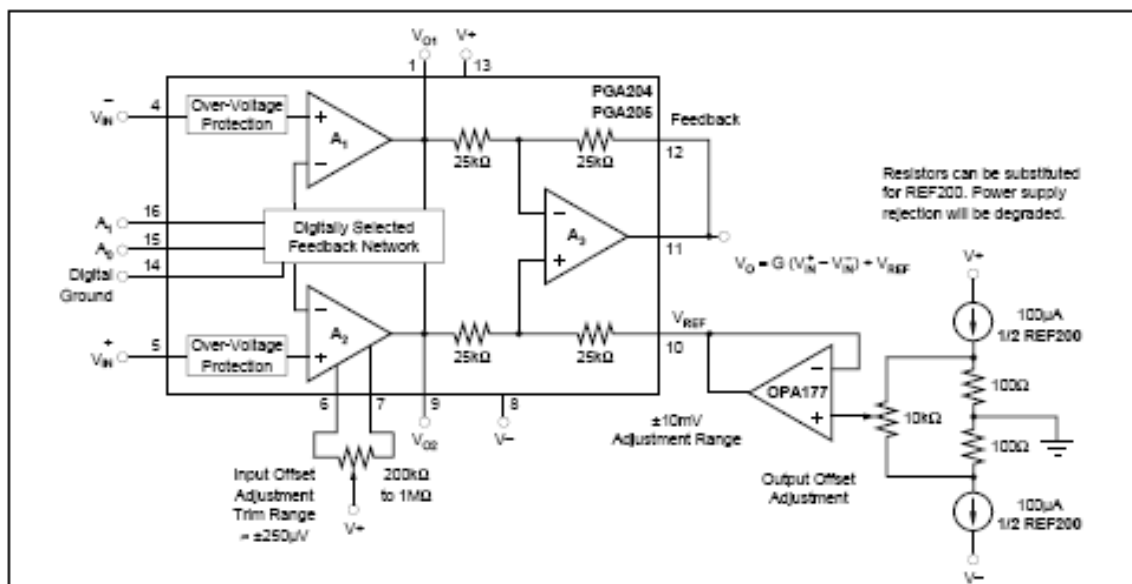


FIGURE 3. Optional Offset Voltage Trim Circuit.

it to its highest gain and trimming the output voltage to zero with the inputs grounded. Drift performance usually improves slightly when the input offset is nulled with this procedure.

Do not use the input offset adjustment to trim system offset or offset produced by a sensor. Nulling offset that is not produced by the input amplifiers will increase temperature drift by approximately $3.3\mu\text{V}/^\circ\text{C}$ per 1mV of offset adjustment.

Many applications that need input stage offset adjustment do not need output stage offset adjustment. Figure 3 also shows a circuit for adjusting output offset voltage. First, adjust the input offset voltage as discussed above. Then program the device for $G=1$ and adjust the output to zero. Because of the interaction of these two adjustments at $G=8$, the PGA205 may require iterative adjustment.

The output offset adjustment can be used to trim sensor or system offsets without affecting drift. The voltage applied to the Ref terminal is summed with the output signal. Low impedance must be maintained at this node to assure good common-mode rejection. This is achieved by buffering the trim voltage with an op amp as shown.

NOISE PERFORMANCE

The PGA204/205 provides very low noise in most applications. Low frequency noise is approximately $0.4\mu\text{Vp-p}$ measured from 0.1 to 10Hz. This is approximately one-tenth the noise of "low noise" chopper-stabilized amplifiers.

INPUT BIAS CURRENT RETURN PATH

The input impedance of the PGA204/205 is extremely high—approximately $10^{10}\Omega$. However, a path must be provided for the input bias current of both inputs. This input bias current is typically less than $\pm 1\text{nA}$ (it can be either polarity due to cancellation circuitry). High input impedance means that this input bias current changes very little with varying input voltage.

Input circuitry must provide a path for this input bias current if the PGA204/205 is to operate properly. Figure 4 shows provisions for an input bias current path. Without a bias current return path, the inputs will float to a potential which exceeds the common-mode range of the PGA204/205 and the input amplifiers will saturate. If the differential source resistance is low, bias current return path can be connected to one input (see thermocouple example in Figure 4). With higher source impedance, using two resistors provides a balanced input with possible advantages of lower input offset voltage due bias current and better common-mode rejection.

Many sources or sensors inherently provide a path for input bias current (e.g. the bridge sensor shown in Figure 4). These applications do not require additional resistor(s) for proper operation.

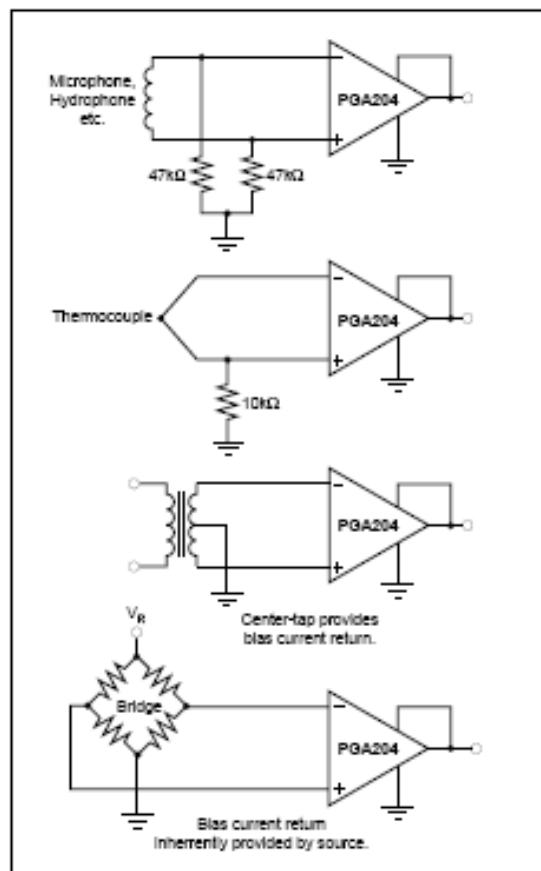


FIGURE 4. Providing an Input Common-Mode Current Path.

INPUT COMMON-MODE RANGE

The linear common-mode range of the input op amps of the PGA204/205 is approximately $\pm 12.7\text{V}$ (or 2.3V from the power supplies). As the output voltage increases, however, the linear input range will be limited by the output voltage swing of the input amplifiers, A_1 and A_2 . The common-mode range is related to the output voltage of the complete amplifier—see performance curve "Input Common-Mode Range vs Output Voltage".

A combination of common-mode and differential input voltage can cause the output of A_1 or A_2 to saturate. Figure 5 shows the output voltage swing of A_1 and A_2 expressed in terms of a common-mode and differential input voltages. Output swing capability of these internal amplifiers is the same as the output amplifier, A_3 . For applications where input common-mode range must be maximized, limit the output voltage swing by selecting a lower gain of the PGA204/205 (see performance curve "Input Common-Mode Voltage Range vs Output Voltage"). If necessary, add gain after the PGA204/205 to increase the voltage swing.

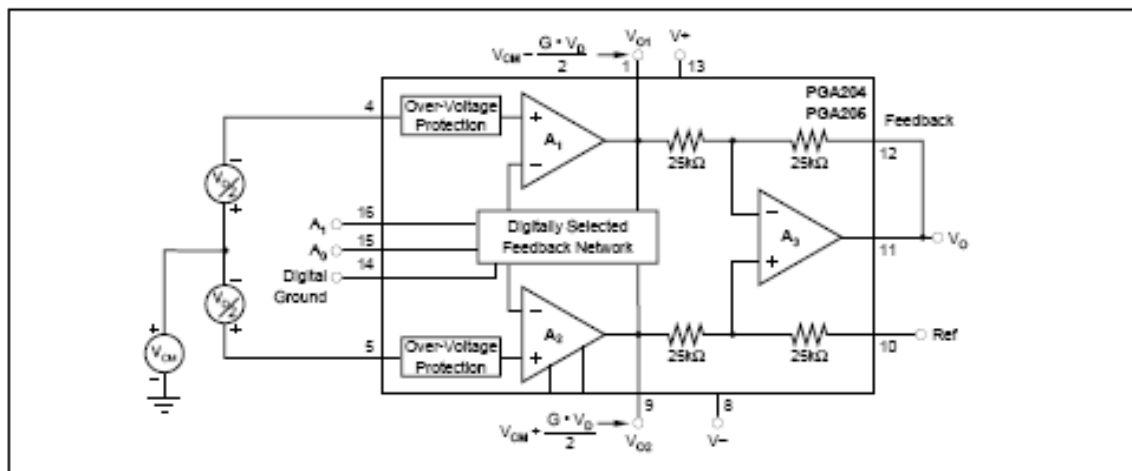


FIGURE 5. Voltage Swing of A_1 and A_2 .

Input-overload often produces an output voltage that appears normal. For example, consider an input voltage of +20V on one input and +40V on the other input will obviously exceed the linear common-mode range of both input amplifiers. Since both input amplifiers are saturated to the nearly the same output voltage limit, the difference voltage measured by the output amplifier will be near zero. The output of the PGA204/205 will be near 0V even though both inputs are overloaded.

INPUT PROTECTION

The inputs of the PGA204/205 are individually protected for voltages up to $\pm 40V$. For example, a condition of $-40V$ on one input and +40V on the other input will not cause damage. Internal circuitry on each input provides low series impedance under normal signal conditions. To provide equivalent protection, series input resistors would contribute excessive noise. If the input is overloaded, the protection circuitry limits the input current to a safe value (approximately 1.5mA). The typical performance curve "Input Bias Current vs Common-Mode Input Voltage" shows this input current limit behavior. The inputs are protected even if no power supply voltage is present.

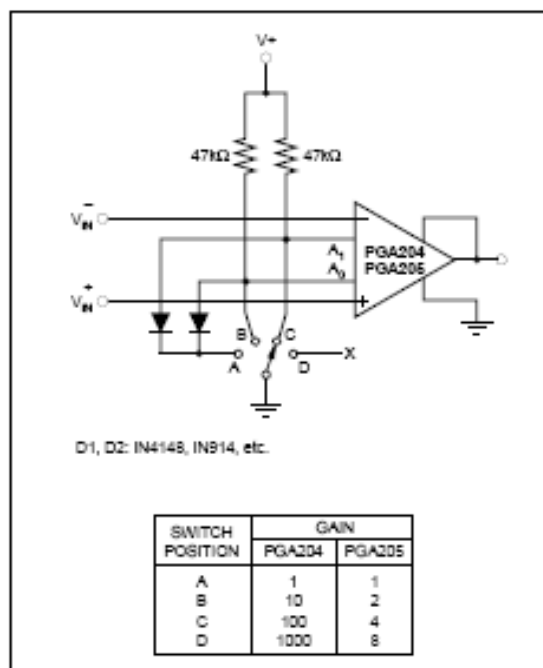


FIGURE 6. Switch-Selected PGA.

The information provided herein is believed to be reliable; however, BURR-BROWN assumes no responsibility for inaccuracies or omissions. BURR-BROWN assumes no responsibility for the use of this information, and all use of such information shall be entirely at the user's own risk. Prices and specifications are subject to change without notice. No patent rights or licenses to any of the circuits described herein are implied or granted to any third party. BURR-BROWN does not authorize or warrant any BURR-BROWN product for use in life support devices and/or systems.

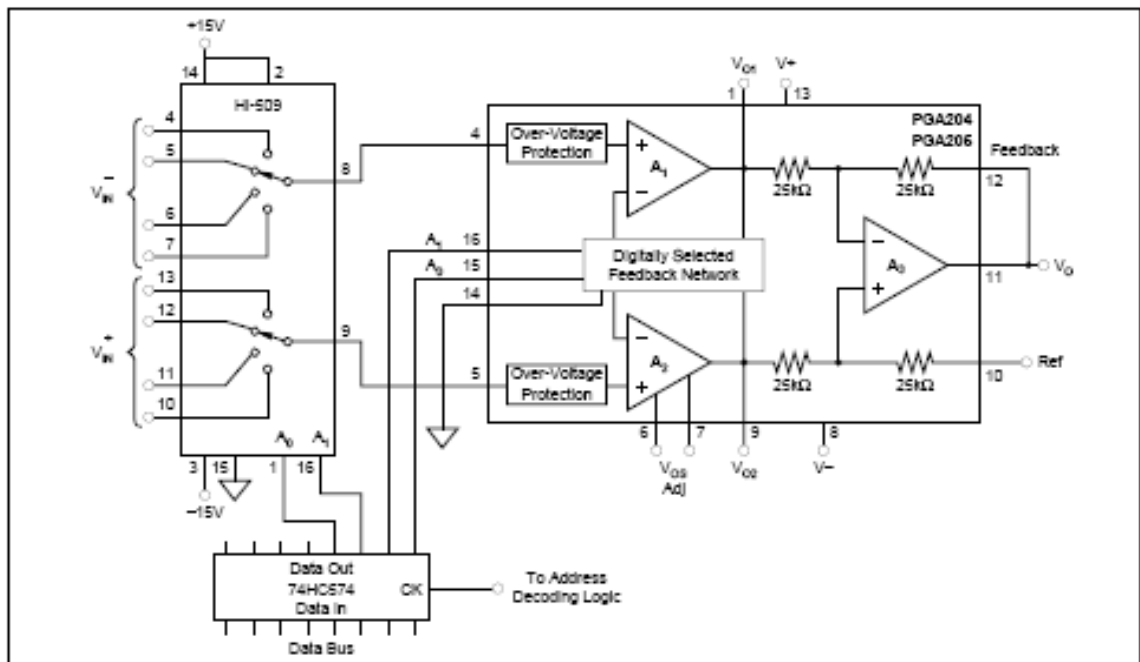


FIGURE 7. Multiplexed-Input Programmable Gain IA.

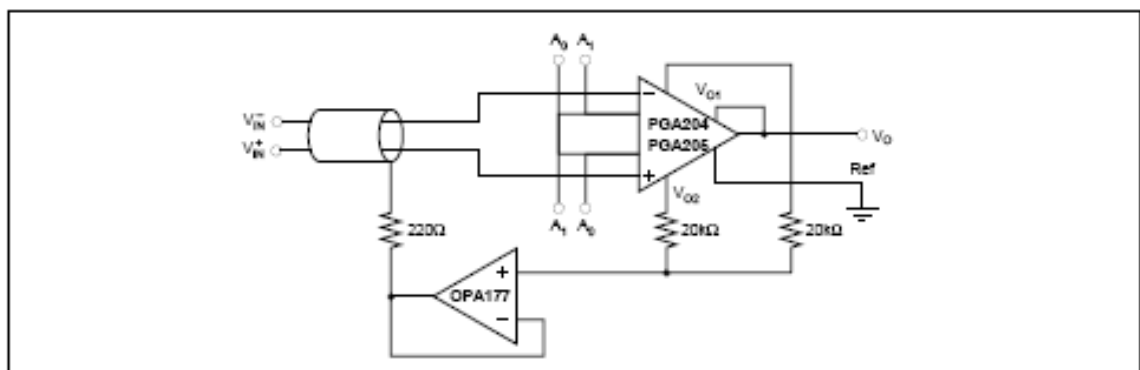


FIGURE 8. Shield Drive Circuit.

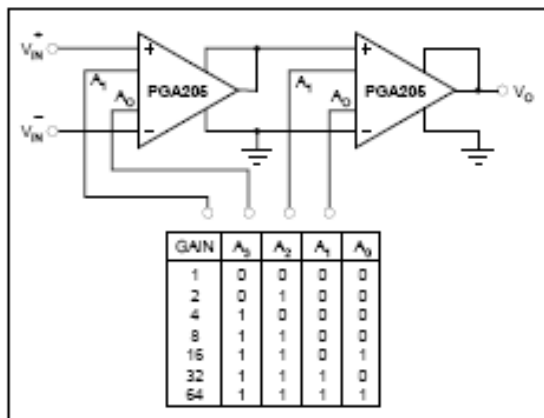


FIGURE 9. Binary Gain Steps, G=1 to G=64.

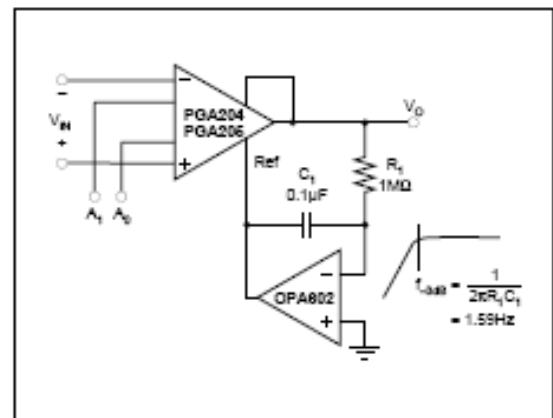


FIGURE 10. AC-Coupled PGIA.

MAXIM

8th-Order, Lowpass, Elliptic, Switched-Capacitor Filters

General Description

The MAX7400/MAX7403/MAX7404/MAX7407 8th-order, lowpass, elliptic, switched-capacitor filters (SCFs) operate from a single +5V (MAX7400/MAX7403) or +3V (MAX7404/MAX7407) supply. These devices draw 2mA of supply current and allow corner frequencies from 1Hz to 10kHz, making them ideal for low-power anti-aliasing and post-DAC filtering applications. They feature a shutdown mode that reduces the supply current to 0.2 μ A.

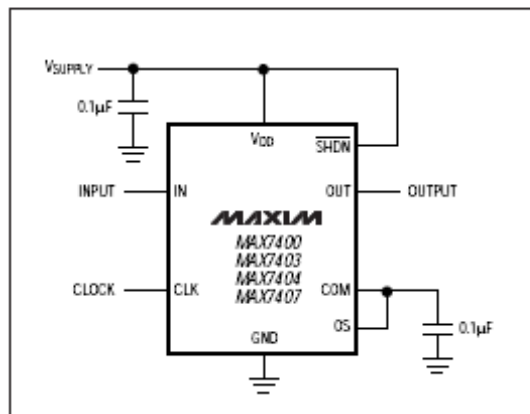
Two clocking options are available: self-clocking (through the use of an external capacitor) or external clocking for tighter cutoff-frequency control. In addition, an offset adjustment pin (OS) allows for the adjustment of the DC output level.

The MAX7400/MAX7404 provide 82dB of stopband rejection and a sharp rolloff with a transition ratio of 1.5. The MAX7403/MAX7407 provide a sharper rolloff with a transition ratio of 1.2, while still delivering 60dB of stopband rejection. The fixed response of these devices simplifies the design task to corner-frequency selection by setting a clock frequency. The MAX7400/MAX7403/MAX7404/MAX7407 are available in 8-pin SO and DIP packages.

Applications

ADC Anti-Aliasing Speech Processing
 Post-DAC Filtering Air-Bag Electronics
 CT2 Base Stations

Typical Operating Circuit



Features

- † 8th-Order Lowpass Elliptic Filter
- † Low Noise and Distortion
-82dB THD + Noise (MAX7400)
- † Clock-Tunable Corner Frequency (1Hz to 10kHz)
- † 100:1 Clock-to-Corner Ratio
- † Single-Supply Operation
+5V (MAX7400/MAX7403)
+3V (MAX7404/MAX7407)
- † Low Power
2mA (Operating Mode)
0.2 μ A (Shutdown Mode)
- † Available in 8-Pin SO and DIP Packages
- † Low Output Offset: \pm 5mV

Ordering Information

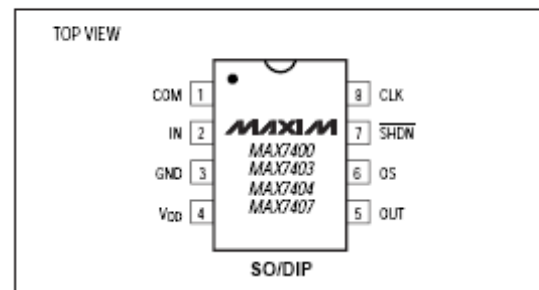
PART	TEMP. RANGE	PIN-PACKAGE
MAX7400CSA	0°C to +70°C	8 SO
MAX7400CPA	0°C to +70°C	8 Plastic DIP
MAX7400ESA	-40°C to +85°C	8 SO
MAX7400EPA	-40°C to +85°C	8 Plastic DIP

Ordering Information continued at end of data sheet.

Selector Guide

PART	FILTER RESPONSE	OPERATING VOLTAGE (V)
MAX7400	Elliptic (r = 1.5)	+5
MAX7403	Elliptic (r = 1.2)	+5
MAX7404	Elliptic (r = 1.5)	+3
MAX7407	Elliptic (r = 1.2)	+3

Pin Configuration



MAXIM

Maxim Integrated Products 1

For free samples & the latest literature: <http://www.maxim-ic.com>, or phone 1-800-998-8800.
 For small orders, phone 1-800-835-8769.

MAX7400/MAX7403/MAX7404/MAX7407

8th-Order, Lowpass, Elliptic, Switched-Capacitor Filters

ABSOLUTE MAXIMUM RATINGS

V _{DD} to GND		Continuous Power Dissipation (T _A = +70°C)	
MAX7400/MAX7403	-0.3V to +6V	SO (derate 5.88mW/°C above +70°C)	471mW
MAX7404/MAX7407	-0.3V to +4V	DIP (derate 9.1mW/°C above +70°C)	727mW
IN, OUT, COM, OS, CLK	-0.3V to (V _{DD} + 0.3V)	Operating Temperature Ranges	
SHDN	-0.3V to +6V	MAX740_C_A	0°C to +70°C
OUT Short-Circuit Duration	1sec	MAX740_E_A	-40°C to +85°C
		Storage Temperature Range	-65°C to +150°C
		Lead Temperature (soldering, 10sec)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—MAX7400/MAX7403

(V_{DD} = +5V, filter output measured at OUT, 10kΩ || 50pF load to GND at OUT, SHDN = V_{DD}, OS = COM, 0.1μF from COM to GND, f_{CLK} = 100kHz, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FILTER CHARACTERISTICS						
Corner Frequency	f _c	(Note 1)	0.001 to 10			kHz
Clock-to-Corner Ratio	f _{CLK} /f _c		100:1			
Clock-to-Corner Tempco			10			ppm/°C
Output Voltage Range			0.25	V _{DD} - 0.25		V
Output Offset Voltage	V _{OFFSET}	V _{IN} = V _{COM} = V _{DD} / 2	±5		±25	mV
DC Insertion Gain with Output Offset Removed		V _{COM} = V _{DD} / 2 (Note 2)	-0.1	0.15	0.3	dB
Total Harmonic Distortion plus Noise	THD+N	f _{IN} = 200Hz, V _{IN} = 4Vp-p, measurement bandwidth = 22kHz		-82		dB
				-80		
OS Voltage Gain to OUT	A _{OS}		1			V/V
Input Voltage Range at OS	V _{OS}		V _{COM} ±0.1			V
COM Voltage Range	V _{COM}	Input, COM externally driven	V _{DD} / 2 - 0.5	V _{DD} / 2	V _{DD} / 2 + 0.5	V
		Output, COM internally biased	V _{DD} / 2 - 0.2	V _{DD} / 2	V _{DD} / 2 + 0.2	
Input Resistance at COM	R _{COM}		75	125		kΩ
Clock Feedthrough			10			mVp-p
Resistive Output Load Drive	R _L		10	1		kΩ
Maximum Capacitive Load at OUT	C _L		50	500		pF
Input Leakage Current at COM		SHDN = GND, V _{COM} = 0 to V _{DD}	±0.1		±10	μA
Input Leakage Current at OS		V _{OS} = 0 to (V _{DD} - 1V) (Note 3)	±0.1		±10	μA
CLOCK						
Internal Oscillator Frequency	f _{OSC}	C _{OSC} = 1000pF (Note 4)	29	38	48	kHz
Clock Input Current	I _{CLK}	V _{CLK} = 0 or 5V	±15		±30	μA
Clock Input High	V _{IH}		V _{DD} - 0.5			V
Clock Input Low	V _{IL}				0.5	V

8th-Order, Lowpass, Elliptic, Switched-Capacitor Filters

MAX7400/MAX7403/MAX7404/MAX7407

ELECTRICAL CHARACTERISTICS—MAX7400/MAX7403 (continued)

(V_{DD} = +5V, filter output measured at OUT, 10kΩ || 50pF load to GND at OUT, $\overline{\text{SHDN}}$ = V_{DD}, OS = COM, 0.1μF from COM to GND, f_{CLK} = 100kHz, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER REQUIREMENTS						
Supply Voltage	V _{DD}		4.5		5.5	V
Supply Current	I _{DD}	Operating mode, no load, IN = OS = COM		2	3.5	mA
Shutdown Current	I _{SHDN}	SHDN = GND, CLK driven from 0 to V _{DD}		0.2	1	μA
Power-Supply Rejection Ratio	PSRR	Measured at DC		60		dB
SHUTDOWN						
SHDN Input High	V _{SDH}		V _{DD} - 0.5			V
SHDN Input Low	V _{SDL}				0.5	V
SHDN Input Leakage Current		V _{SHDN} = 0 to V _{DD}		±0.1	±10	μA

ELECTRICAL CHARACTERISTICS—MAX7404/MAX7407

(V_{DD} = +3V, filter output measured at OUT, 10kΩ || 50pF load to GND at OUT, $\overline{\text{SHDN}}$ = V_{DD}, OS = COM, 0.1μF from COM to GND, f_{CLK} = 100kHz, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FILTER CHARACTERISTICS						
Corner Frequency	f _c	(Note 1)		0.001 to 10		kHz
Clock-to-Corner Ratio	f _{CLK} /f _c			100:1		
Clock-to-Corner Tempco				10		ppm/°C
Output Voltage Range			0.25		V _{DD} - 0.25	V
Output Offset Voltage	V _{OFFSET}	V _{IN} = V _{COM} = V _{DD} / 2		±5	±25	mV
DC Insertion Gain with Output Offset Removed		V _{COM} = V _{DD} / 2 (Note 2)	-0.1	0.1	0.3	dB
Total Harmonic Distortion plus Noise	THD+N	f _{IN} = 200Hz, V _{IN} = 2.5Vp-p, measurement bandwidth = 22kHz		-79		dB
OS Voltage Gain to OUT	A _{OS}			1		V/V
Input Voltage Range at OS	V _{OS}			V _{COM} ±0.1		V
COM Voltage Range	V _{COM}	COM Internally biased or externally driven	V _{DD} / 2 - 0.1	V _{DD} / 2	V _{DD} / 2 + 0.1	V
Input Resistance at COM	R _{COM}		75	125		kΩ
Clock Feedthrough				10		mVp-p
Resistive Output Load Drive	R _L		10	1		kΩ
Maximum Capacitive Load at OUT	C _L		50	500		pF
Input Leakage Current at COM		SHDN = GND, V _{COM} = 0 to V _{DD}		±0.1	±10	μA
Input Leakage Current at OS		V _{OS} = 0 to (V _{DD} - 1V) (Note 3)		±0.1	±10	μA

8th-Order, Lowpass, Elliptic, Switched-Capacitor Filters

ELECTRICAL CHARACTERISTICS—MAX7404/MAX7407 (continued)

(V_{DD} = +3V, filter output measured at OUT, 10k Ω || 50pF load to GND at OUT, $\overline{\text{SHDN}}$ = V_{DD}, OS = COM, 0.1 μ F from COM to GND, f_{CLK} = 100kHz, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CLOCK						
Internal Oscillator Frequency	f _{OSC}	C _{OSC} = 1000pF (Note 4)	26	34	43	kHz
Clock Input Current	I _{CLK}	V _{CLK} = 0 or 3V		±15	±30	μ A
Clock Input High	V _{IH}		V _{DD} - 0.5			V
Clock Input Low	V _{IL}				0.5	V
POWER REQUIREMENTS						
Supply Voltage	V _{DD}		2.7		3.6	V
Supply Current	I _{DD}	Operating mode, no load, IN = OS = COM		2	3.5	mA
Shutdown Current	I _{SHDN}	$\overline{\text{SHDN}}$ = GND, CLK driven from 0 to V _{DD}		0.2	1	μ A
Power-Supply Rejection Ratio	PSRR	Measured at DC		60		dB
SHUTDOWN						
SHDN Input High	V _{SDH}		V _{DD} - 0.5			V
SHDN Input Low	V _{SDL}				0.5	V
SHDN Input Leakage Current		V _{SHDN} = 0 to V _{DD}		±0.1	±10	μ A

ELLIPTIC ($r = 1.5$) FILTER CHARACTERISTICS—MAX7400/MAX7404

(V_{DD} = +5V for MAX7400, V_{DD} = +3V for MAX7404; filter output measured at OUT; 10k Ω || 50pF load to GND at OUT; $\overline{\text{SHDN}}$ = V_{DD}; V_{COM} = V_{OS} = V_{DD} / 2; f_{CLK} = 100kHz; T_A = T_{MIN} to T_{MAX}; unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Insertion Gain Relative to DC Gain (Note 5)	f _N = 0.371f _C	-0.20	-0.10	0.20	dB
	f _N = 0.587f _C	-0.20	0.02	0.20	
	f _N = 0.737f _C	-0.20	-0.08	0.20	
	f _N = 0.868f _C	-0.20	0.06	0.20	
	f _N = 0.940f _C	-0.20	-0.03	0.20	
	f _N = 0.988f _C	-0.20	0.09	0.25	
	f _N = 1.000f _C	-0.20	0.02	0.25	
	f _N = 1.500f _C		-82	-75	
	f _N = 1.601f _C		-84	-78	
	f _N = 2.020f _C		-83	-78	
f _N = 4.020f _C		-85	-78		

8th-Order, Lowpass, Elliptic, Switched-Capacitor Filters

MAX7400/MAX7403/MAX7404/MAX7407

ELLIPTIC ($r = 1.2$) FILTER CHARACTERISTICS—MAX7403/MAX7407

($V_{DD} = +5V$ for MAX7403, $V_{DD} = +3V$ for MAX7407; filter output measured at OUT; $10k\Omega \parallel 50pF$ load to GND at OUT; $\overline{SHDN} = V_{DD}$; $V_{COM} = V_{OS} = V_{DD} / 2$; $f_{CLK} = 100kHz$; $T_A = T_{MIN}$ to T_{MAX} ; unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Insertion Gain Relative to DC Gain (Note 5)	$f_{IN} = 0.408f_C$	-0.20	-0.11	0.20	dB
	$f_{IN} = 0.640f_C$	-0.20	0.02	0.20	
	$f_{IN} = 0.784f_C$	-0.20	-0.06	0.20	
	$f_{IN} = 0.902f_C$	-0.20	0.10	0.20	
	$f_{IN} = 0.956f_C$	-0.20	0.02	0.20	
	$f_{IN} = 0.992f_C$	-0.20	0.14	0.30	
	$f_{IN} = 1.000f_C$	-0.20	0.09	0.30	
	$f_{IN} = 1.200f_C$		-58	-50	
	$f_{IN} = 1.261f_C$		-59	-54	
	$f_{IN} = 1.533f_C$		-60	-54	
	$f_{IN} = 2.875f_C$		-60	-54	

Note 1: The maximum f_C is defined as the clock frequency, $f_{CLK} = 100 \cdot f_C$, at which the peak SINAD drops to 68dB with a sinusoidal input at $0.2f_C$.

Note 2: DC insertion gain is defined as $\Delta V_{OUT} / \Delta V_{IN}$.

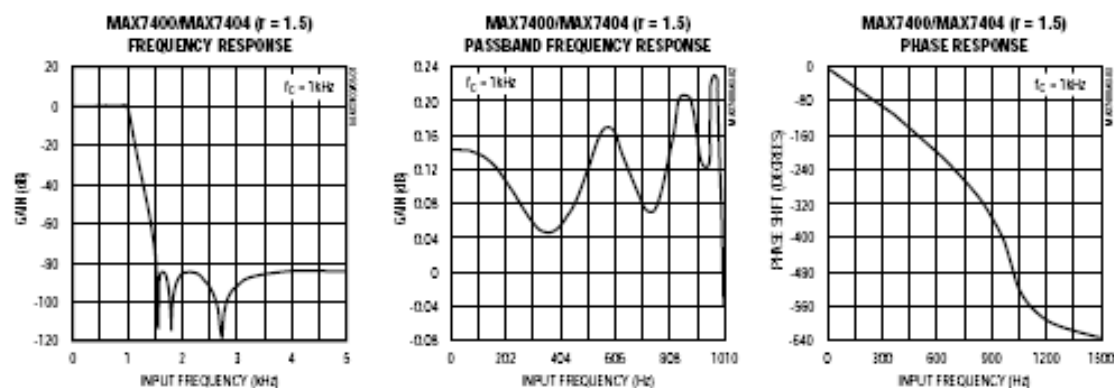
Note 3: OS voltages above $V_{DD} - 1V$ saturate the input and result in a 75 μA typical input leakage current.

Note 4: For MAX7400/MAX7403, $f_{OSC} (kHz) = 38 \cdot 10^3 / C_{OSC} (pF)$. For MAX7404/MAX7407, $f_{OSC} (kHz) = 34 \cdot 10^3 / C_{OSC} (pF)$.

Note 5: The input frequencies, f_{IN} , are selected at the peaks and troughs of the frequency responses.

Typical Operating Characteristics

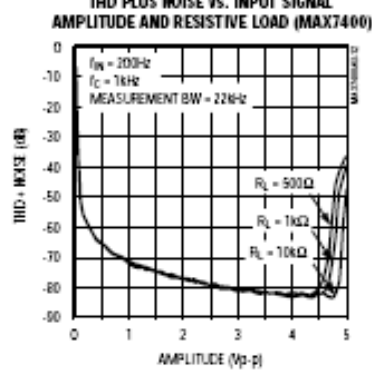
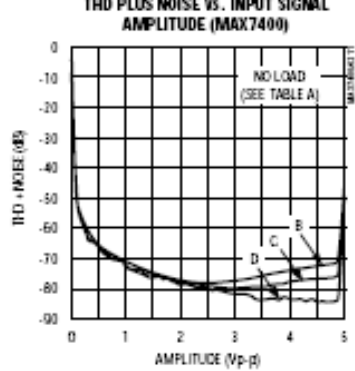
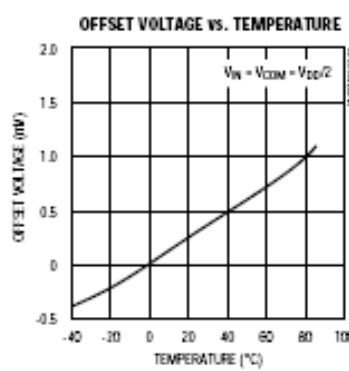
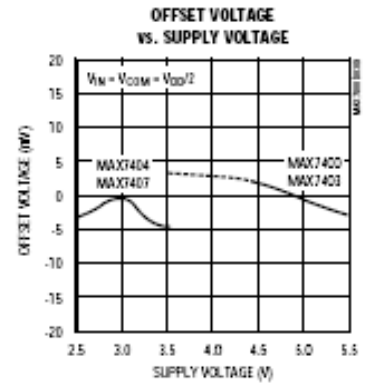
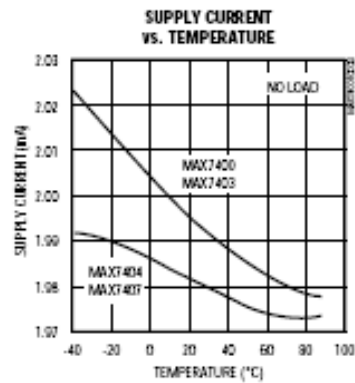
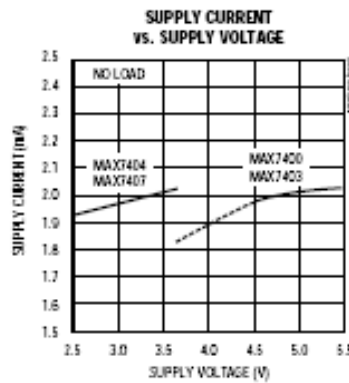
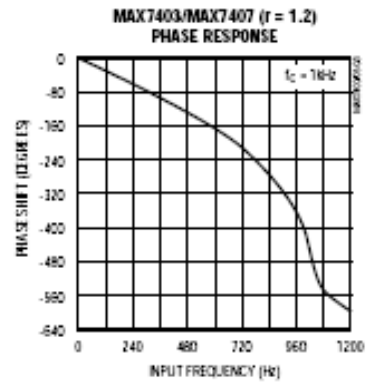
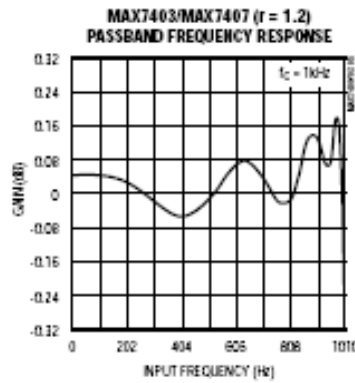
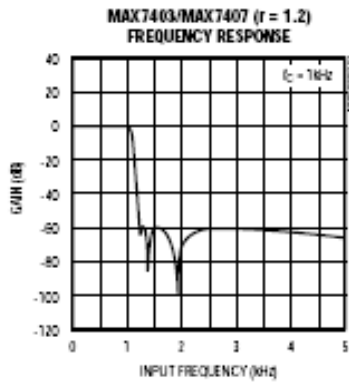
($V_{DD} = +5V$ for MAX7400/MAX7403, $V_{DD} = +3V$ for MAX7404/MAX7407; $V_{COM} = V_{OS} = V_{DD} / 2$; $\overline{SHDN} = V_{DD}$; $f_{CLK} = 100kHz$; $T_A = +25^\circ C$; unless otherwise noted.)



8th-Order, Lowpass, Elliptic, Switched-Capacitor Filters

Typical Operating Characteristics (continued)

(VDD = +5V for MAX7400/MAX7403, VDD = +3V for MAX7404/MAX7407; VCOM = VOS = VDD / 2; SHDN = VDD; fCLK = 100kHz; TA = +25°C; unless otherwise noted.)



8th-Order, Lowpass, Elliptic, Switched-Capacitor Filters

Typical Operating Characteristics (continued)

(VDD = +5V for MAX7400/MAX7403, VDD = +3V for MAX7404/MAX7407; VCOM = VOS = VDD / 2; $\overline{S\overline{DN}}$ = VDD; fCLK = 100kHz; TA = +25°C; unless otherwise noted.)

MAX7400/MAX7403/MAX7404/MAX7407

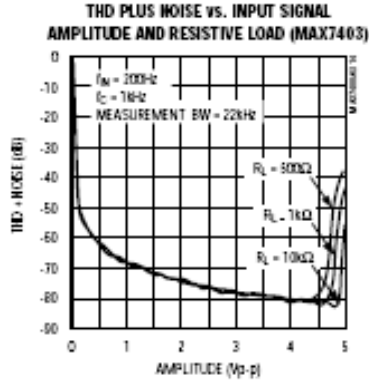
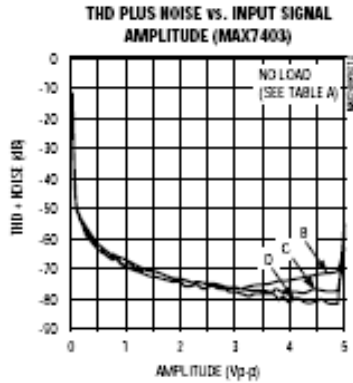
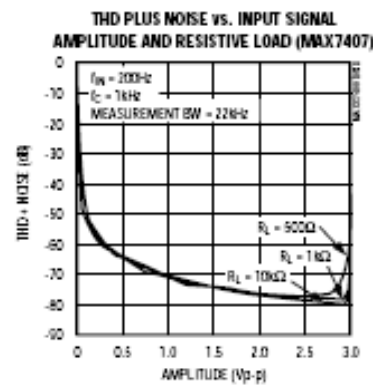
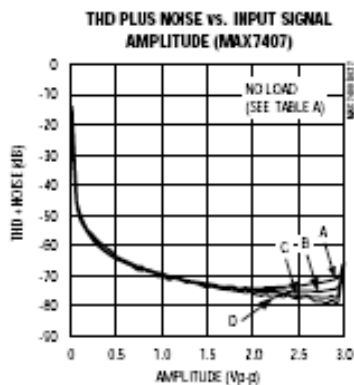
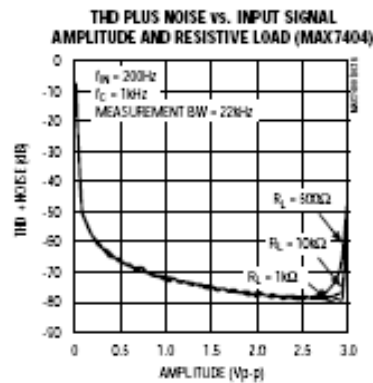
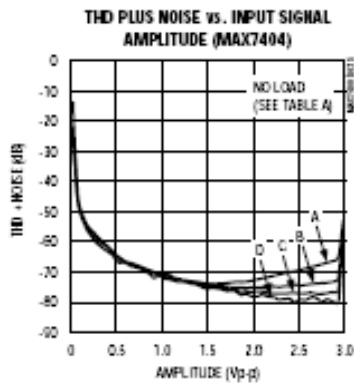


TABLE A. THD PLUS NOISE vs. INPUT SIGNAL AMPLITUDE TEST CONDITIONS

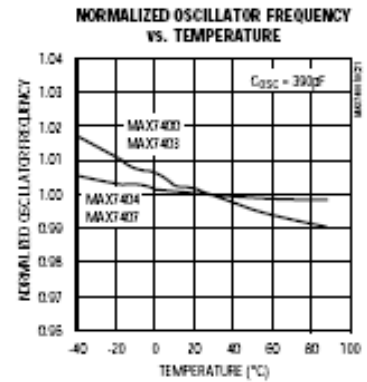
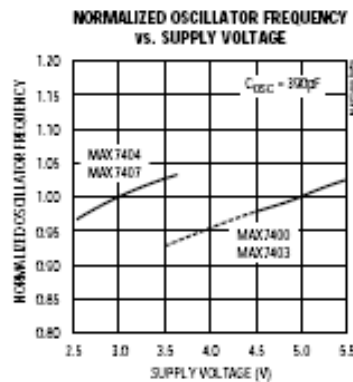
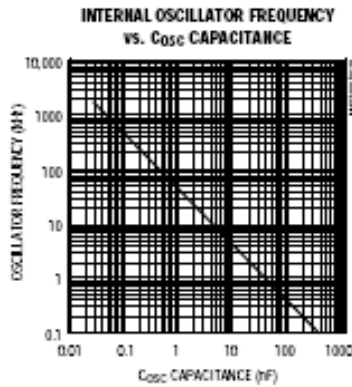
TRACE	f_{IN} (Hz)	f_C (kHz)	f_{CLK} (kHz)	MEASUREMENT BANDWIDTH (kHz)
A	2000	14	1400	80
B	2000	10	1000	80
C	1000	5	500	80
D	200	1	100	22



8th-Order, Lowpass, Elliptic, Switched-Capacitor Filters

Typical Operating Characteristics (continued)

(VDD = +5V for MAX7400/MAX7403, VDD = +3V for MAX7404/MAX7407; VCOM = VOS = VDD / 2; SHDN = VDD; fCLK = 100kHz; TA = +25°C; unless otherwise noted.)



Pin Description

PIN	NAME	FUNCTION
1	COM	Common Input. Biased internally at midsupply. Bypass externally to GND with a 0.1µF capacitor. To override internal biasing, drive with an external supply.
2	IN	Filter Input
3	GND	Ground
4	VDD	Positive Supply Input: +5V for MAX7400/MAX7403, +3V for MAX7404/MAX7407
5	OUT	Filter Output
6	OS	Offset Adjust Input. To adjust output offset, bias OS externally. Connect OS to COM if no offset adjustment is needed. Refer to <i>Offset and Common-Mode Input Adjustment</i> section.
7	SHDN	Shutdown Input. Drive low to enable shutdown mode; drive high or connect to VDD for normal operation.
8	CLK	Clock Input. To override the internal oscillator, connect to an external clock; otherwise, connect an external capacitor (C _{OSC}) from CLK to GND to set the internal oscillator frequency.

8th-Order, Lowpass, Elliptic, Switched-Capacitor Filters

Detailed Description

The MAX7400/MAX7403/MAX7404/MAX7407 family of 8th-order, lowpass filters provides sharp rolloff with good stopband rejection. All parts operate with a 100:1 clock-to-corner frequency ratio and a 10kHz maximum corner frequency. These devices accept a single +5V (MAX7400/MAX7403) or +3V (MAX7404/MAX7407) supply. Figure 1 shows the functional diagram.

Most switched-capacitor filters (SCFs) are designed with biquadratic sections. Each section implements two filtering poles, and the sections can be cascaded to produce higher-order filters. The advantage of this approach is ease of design. However, this type of design is highly sensitive to component variations if any section's Q is high. The MAX7400 family uses an alternative approach, which is to emulate a passive network using switched-capacitor integrators with summing and scaling. The passive network can be synthesized using CAD programs or can be found in many filter books. Figure 2 shows a basic 8th-order ladder elliptic filter structure.

A switched-capacitor filter that emulates a passive ladder filter retains many of the same advantages. The component sensitivity of a passive ladder filter is low when compared to a cascaded biquadratic design, because each component affects the entire filter shape rather than a single pole-zero pair. In other words, a mismatched component in a biquadratic design has a concentrated error on its respective poles, while the same mismatch in a ladder filter design spreads its error over all poles.

Elliptic Characteristics

Lowpass, elliptic filters such as the MAX7400/MAX7403/MAX7404/MAX7407 provide the steepest possible rolloff with frequency of the four most common filter types (Butterworth, Bessel, Chebyshev, and Elliptic). Figure 3 shows the 8th-order elliptic filter response. The high Q value of the poles near the passband edge combined with the stopband zeros allows for the sharp attenuation characteristic of elliptic filters, making these devices ideal for anti-aliasing and post-DAC filtering in single-supply systems (see the *Anti-Aliasing and Post-DAC Filtering* section).

In the frequency domain, the first transmission zero causes the filter's amplitude to drop to a minimum level. Beyond this zero, the response rises as the frequency increases until the next transmission zero. The stopband begins at the stopband frequency, f_s . At frequencies above f_s , the filter's gain does not exceed the gain at f_s .

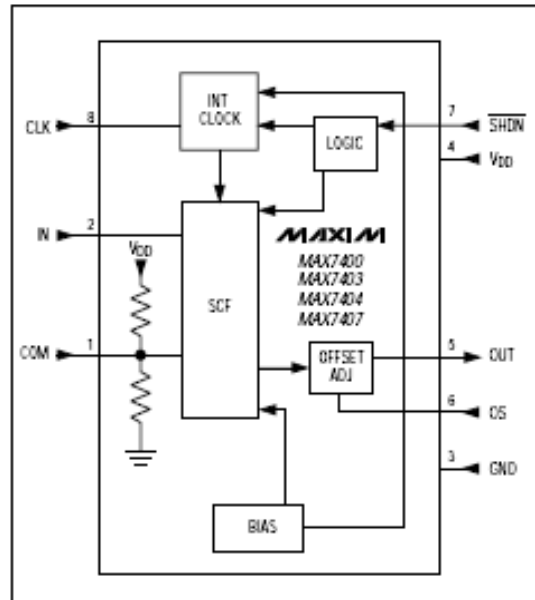


Figure 1. Functional Diagram

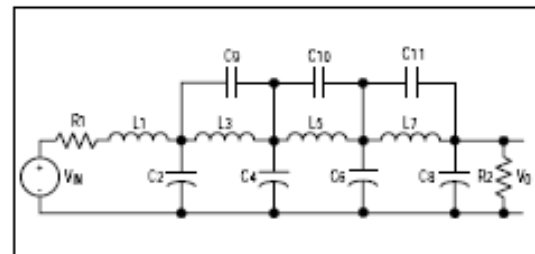


Figure 2. 8th-Order Ladder Filter Network

The corner frequency, f_c , is defined as the point where the filter output attenuation falls just below the passband ripple. The transition ratio is defined as the ratio of the stopband frequency to the corner frequency:

$$r = f_s / f_c$$

The MAX7400/MAX7404 have a transition ratio of 1.5 and a typical stopband rejection of 82dB. The MAX7403/MAX7407 have a transition ratio of 1.2 (providing the steepest rolloff) and a typical stopband rejection of 60dB.

MAX7400/MAX7403/MAX7404/MAX7407

8th-Order, Lowpass, Elliptic, Switched-Capacitor Filters

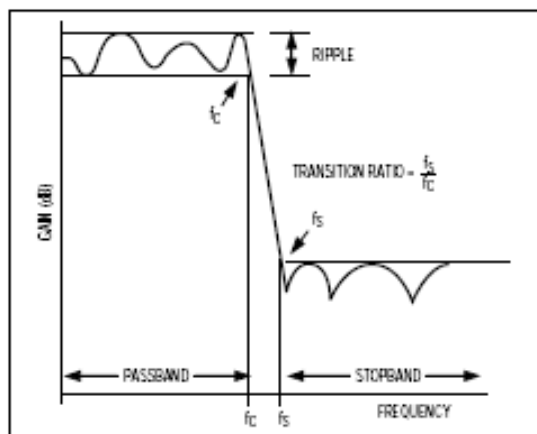


Figure 3. Elliptic Filter Response

Clock Signal

External Clock

The MAX7400/MAX7403/MAX7404/MAX7407 SCFs were designed for use with external clocks that have a 40% to 60% duty cycle. When using an external clock, drive CLK with a CMOS gate powered from 0 to V_{DD}. Varying the rate of the external clock adjusts the filter corner frequency:

$$f_c = f_{CLK} / 100$$

Internal Clock

When using the internal oscillator, the capacitance (C_{OSC}) on the CLK pin determines the oscillator frequency:

$$f_{osc}(\text{kHz}) = \frac{K \cdot 10^3}{C_{osc}}; C_{osc} \text{ in pF}$$

where K = 38 for the MAX7400/MAX7403, and K = 34 for the MAX7404/MAX7407. Since the capacitor value is in picofarads, minimize the stray capacitance at CLK so that it does not affect the internal oscillator frequency. Varying the rate of the internal oscillator adjusts the filter's corner frequency by a 100:1 clock-to-corner frequency ratio. For example, an internal oscillator frequency of 100kHz produces a nominal corner frequency of 1kHz.

Input Impedance vs. Clock Frequencies

The MAX7400/MAX7403/MAX7404/MAX7407's input impedance is effectively that of a switched-capacitor resistor and is inversely proportional to frequency. The

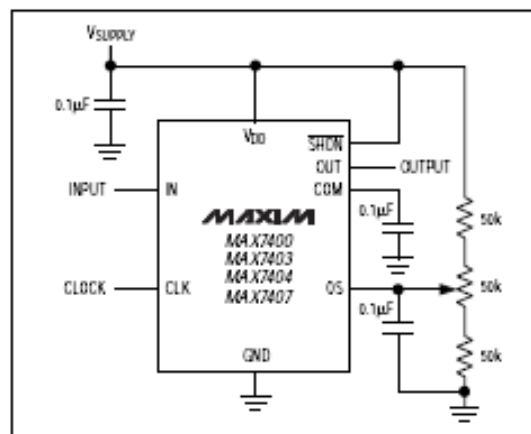


Figure 4. Offset Adjustment Circuit

input impedance determined by the following equation represents the average input impedance, since the input current is not continuous. As a rule, use a driver with an output source impedance less than 10% of the filter's input impedance. Estimate the input impedance of the filter using the following formula:

$$Z_{IN}(\Omega) = \frac{1}{(f_{CLK} \cdot C_{IN})}$$

where f_{CLK} = clock frequency and C_{IN} = 0.85pF.

Low-Power Shutdown Mode

These devices feature a shutdown mode that is activated by driving SHDN low. Placing the filter in shutdown mode reduces the supply current to 0.2µA (typ) and places the output of the filter into a high-impedance state. For normal operation, drive SHDN high or connect to V_{DD}.

Applications Information

Offset and Common-Mode Input Adjustment

The voltage at COM sets the common-mode input voltage and is internally biased at midsupply by a resistor-divider. Bypass COM with a 0.1µF capacitor and connect OS to COM. For applications requiring offset adjustment or DC level shifting, apply an external bias voltage through a resistor-divider network to OS, as shown in Figure 4. (Note: Do not leave OS unconnected.) The output voltage is represented by the following equation:

$$V_{OUT} = (V_{IN} - V_{COM}) + V_{OS}$$

8th-Order, Lowpass, Elliptic, Switched-Capacitor Filters

MAX7400/MAX7403/MAX7404/MAX7407

with $V_{COM} = V_{DD} / 2$ (typical), and where $(V_{IN} - V_{COM})$ is lowpass filtered by the SCF, and V_{OS} is added at the output stage. See the *Electrical Characteristics* for COM and OS input voltage ranges. Changing the voltage on COM or OS significantly from midsupply reduces the filter's dynamic range.

Power Supplies

The MAX7400/MAX7403 operate from a single +5V supply. The MAX7404/MAX7407 operate from a single +3V supply. Bypass V_{DD} to GND with a 0.1 μ F capacitor. If dual supplies are required, connect COM to the system ground and GND to the negative supply. Figure 5 shows an example of dual-supply operation. Single-supply and dual-supply performance are equivalent. For single-supply or dual-supply operation, drive CLK and SHDN from GND (V^- in dual-supply operation) to V_{DD} . For a $\pm 2.5V$ supply, use the MAX7400 or MAX7403; for a $\pm 1.5V$ supply, use MAX7404 or MAX7407. For $\pm 5V$ dual-supply applications, use the MAX291–MAX297.

Input Signal Amplitude Range

The ideal input signal range is determined by observing the voltage level at which the total harmonic distortion plus noise (THD+N) is minimized for a given corner frequency. The *Typical Operating Characteristics* show THD+N response as the input signal's peak-to-peak amplitude is varied. These measurements are made with OS and COM biased at midsupply.

Anti-Aliasing and Post-DAC Filtering

When using the MAX7400/MAX7403/MAX7404/MAX7407 for anti-aliasing or post-DAC filtering, synchronize the DAC and the filter clocks. If the clocks are not synchronized, beat frequencies may alias into the passband.

The high clock-to-corner frequency ratio (100:1) also eases the requirements of pre- and post-SCF filtering. At the input, a lowpass filter prevents the aliasing of frequencies around the clock frequency into the passband. At the output, a lowpass filter attenuates the clock feedthrough.

A high clock-to-corner frequency ratio allows a simple RC lowpass filter, with the cutoff frequency set above the SCF corner frequency, to provide input anti-aliasing and reasonable output clock attenuation.

Harmonic Distortion

Harmonic distortion arises from nonlinearities within the filter. Such nonlinearities generate harmonics when a pure sine wave is applied to the filter input. Table 1 lists typical harmonic distortion values with a 10k Ω load and an input signal of 4V_{p-p} (MAX7400/MAX7403) or 2V_{p-p} (MAX7404/MAX7407), at $T_A = +25^\circ\text{C}$.

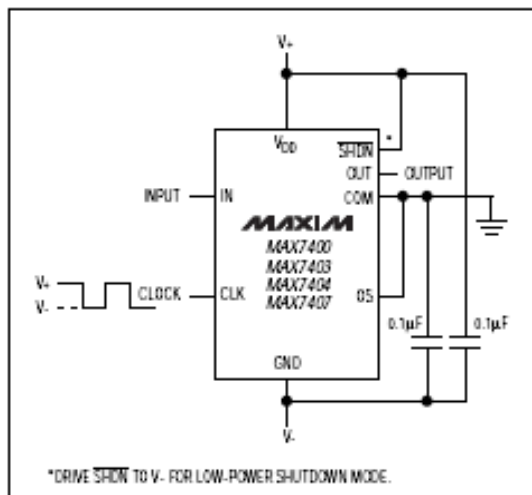


Figure 5. Dual-Supply Operation

Table 1. Typical Harmonic Distortion

FILTER	f_{CLK} (kHz)	f_c (kHz)	f_{IN} (Hz)	V_{IN} (V _{p-p})	TYPICAL HARMONIC DISTORTION (dB)			
					2nd	3rd	4th	5th
MAX7400	100	1	200	4	-89	-82	-89	-86
	500	5	1000		-89	-77	-93	-88
MAX7403	100	1	200	4	-88	-81	-91	-87
	500	5	1000		-84	-80	-90	-91
MAX7404	100	1	200	2	-85	-82	-85	-86
	500	5	1000		-85	-81	-86	-84
MAX7407	100	1	200	2	-85	-82	-85	-86
	500	5	1000		-86	-84	-85	-86

8th-Order, Lowpass, Elliptic, Switched-Capacitor Filters

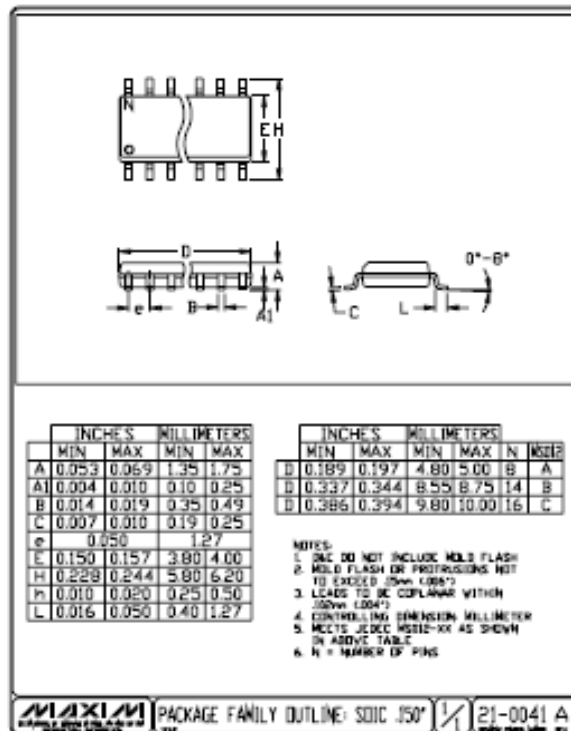
Ordering Information (continued)

PART	TEMP. RANGE	PIN-PACKAGE
MAX7403CSA	0°C to +70°C	8 SO
MAX7403CPA	0°C to +70°C	8 Plastic DIP
MAX7403ESA	-40°C to +85°C	8 SO
MAX7403EPA	-40°C to +85°C	8 Plastic DIP
MAX7404CSA	0°C to +70°C	8 SO
MAX7404CPA	0°C to +70°C	8 Plastic DIP
MAX7404ESA	-40°C to +85°C	8 SO
MAX7404EPA	-40°C to +85°C	8 Plastic DIP
MAX7407CSA	0°C to +70°C	8 SO
MAX7407CPA	0°C to +70°C	8 Plastic DIP
MAX7407ESA	-40°C to +85°C	8 SO
MAX7407EPA	-40°C to +85°C	8 Plastic DIP

Chip Information

TRANSISTOR COUNT: 1116

Package Information



Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

12 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600